



日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2 0 0 0 年 1 0 月 1 2 日

出 願 番 号

Application Number:

特 願 2 0 0 0 - 3 1 2 6 9 5

出 願 人

Applicant (s):

株式会社荏原製作所
株式会社東芝

2 0 0 1 年 2 月 1 6 日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造

出 証 番 号 出 証 特 2 0 0 1 - 3 0 0 7 4 1 7

【書類名】 特許願

【整理番号】 P2000-0189

【特記事項】 特許法第30条第1項の規定の適用を受けようとする特
許出願

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/02

【発明者】

 【住所又は居所】 東京都大田区羽田旭町11番1号 株式会社荏原製作所
 内

 【氏名】 木村 憲雄

【発明者】

 【住所又は居所】 東京都大田区羽田旭町11番1号 株式会社荏原製作所
 内

 【氏名】 三島 浩二

【発明者】

 【住所又は居所】 東京都大田区羽田旭町11番1号 株式会社荏原製作所
 内

 【氏名】 国沢 淳次

【発明者】

 【住所又は居所】 東京都大田区羽田旭町11番1号 株式会社荏原製作所
 内

 【氏名】 牧野 夏木

【発明者】

 【住所又は居所】 東京都大田区羽田旭町11番1号 株式会社荏原製作所
 内

 【氏名】 辻村 学

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝
 横浜事業所内

【氏名】 松田 哲朗

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
横浜事業所内

【氏名】 金子 尚史

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
横浜事業所内

【氏名】 奥村 勝弥

【特許出願人】

【識別番号】 000000239

【氏名又は名称】 株式会社 荏原製作所

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100087066

【弁理士】

【氏名又は名称】 熊谷 隆

【電話番号】 03-3464-2071

【選任した代理人】

【識別番号】 100094226

【弁理士】

【氏名又は名称】 高木 裕

【電話番号】 03-3464-2071

【手数料の表示】

【予納台帳番号】 041634

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005856

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体基板処理装置及び処理方法

【特許請求の範囲】

【請求項 1】 表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板上に給電シード層を無電解めっきで形成するシード層成膜部と、該給電シード層が形成された半導体基板に金属めっき膜層を電解めっきで形成する金属めっき膜成膜部と、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去するポリッシング部と、各層が除去された半導体基板を洗浄し乾燥させる洗浄部と、前記半導体基板を前記各部間を移送する移送機構を具備することを特徴とする半導体基板処理装置。

【請求項 2】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入されて半導体基板上にバリア層を形成するバリア層成膜部と、バリア層が形成された半導体基板上に給電シード層を無電解めっきで形成するシード層成膜部と、該給電シード層が形成された半導体基板に金属めっき膜層を電解めっきで形成する金属めっき膜成膜部と、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去するポリッシング部と、各層が除去された半導体基板を洗浄し乾燥させる洗浄部と、前記半導体基板を前記各部間を移送する移送機構を具備することを特徴とする半導体基板処理装置。

【請求項 3】 請求項 1 又は 2 に記載の半導体処理装置において、

前記金属めっき膜層の形成後の該金属めっき膜層の膜厚を測定する膜厚測定部及び前記研磨除去後の残膜を測定する残膜測定部を設け、該膜厚測定部及び残膜測定部で測定した結果を記録する記録手段を設けたことを特徴とする半導体基板処理装置。

【請求項 4】 請求項 3 に記載の半導体基板処理装置において、

前記各層の膜厚を測定する膜厚測定部を設け、該各層のイニシャルの膜厚を測定しその測定結果を前記記録手段に記録することを特徴とする半導体基板処理装

置。

【請求項 5】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板に金属めっき膜層を形成する金属めっきユニットと、前記半導体基板上の該金属めっき膜を研磨する研磨ユニットと、該金属めっき膜が研磨された該半導体基板を洗浄し乾燥させる洗浄ユニットと、前記半導体基板を搬送する搬送機構を具備し、

前記金属めっきユニットと前記洗浄ユニットの入れ替えが自在に構成されていることを特徴とする半導体基板処理装置。

【請求項 6】 請求項 5 に記載の半導体基板処理装置において、

前記半導体基板のエッジ（ベベル）部に形成された金属めっき膜をエッチング除去するベベルエッチングユニットを具備し、

前記金属めっきユニットと前記洗浄ユニットと前記ベベルエッチングユニットの入れ替えが自在に構成されていることを特徴とする半導体基板処理装置。

【請求項 7】 請求項 5 に記載の半導体基板処理装置において、

前記金属めっき膜を焼鈍するアニールユニットを具備することを特徴とする半導体基板処理装置。

【請求項 8】 請求項 5 又は 6 又は 7 に記載の半導体処理装置において、

前記半導体基板に形成された膜の膜厚を測定する膜厚測定器を具備することを特徴とする半導体基板処理装置。

【請求項 9】 請求項 5 又は 6 に記載の半導体基板処理装置において、

前記半導体基板にシード層膜を形成するシード層成膜ユニットを具備することを特徴とする半導体基板処理装置。

【請求項 10】 請求項 5 又は 6 に記載の半導体基板処理装置において、

前記半導体基板にバリア層膜を形成するバリア層成膜ユニットを具備することを特徴とする半導体基板処理装置。

【請求項 11】 請求項 5 又は 6 に記載の半導体基板製造装置において、蓋めっきユニットを具備してなることを特徴とする半導体基板製造装置。

【請求項 12】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、

搬入された前記半導体基板上に金属めっき膜を形成する金属めっきユニットと

前記半導体基板上の該金属めっき膜を研磨する研磨ユニットと、

前記金属めっき膜が研磨された該半導体基板を洗浄し、乾燥させる洗浄ユニットと、

前記半導体基板を搬送する搬送機構を具備すると共に、

前記金属めっきユニットは、被めっき面を上方に向けて基板を水平に保持する基板保持部を有するカソード部と、該カソード部の上方に配置され、アノードを備えた電極アーム部と、前記基板保持部で保持された基板の被めっき面と該被めっき面に近接させた前記電極アーム部のアノードとの間の空間にめっき液を注入するめっき液注入手段とを有することを特徴とする半導体基板処理装置。

【請求項 1 3】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、

搬入された前記半導体基板上に金属めっき膜を形成する金属めっきユニットと

前記半導体基板上の該金属めっき膜を研磨する研磨ユニットと、

前記金属めっき膜が研磨された該半導体基板を洗浄し、乾燥させる洗浄ユニットと、

前記半導体基板を搬送する搬送機構を具備するとともに、

前記金属めっきユニットは、プレコート処理、めっき処理、水洗処理を行うことができることを特徴とする半導体基板処理装置。

【請求項 1 4】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、

搬入された前記半導体基板上にバリア層膜を形成するバリア層成膜ユニットと

前記バリア層膜上にシード層膜を形成するシード層成膜ユニットと、

前記シード層膜上に金属めっき膜を形成する金属めっきユニットと、

前記半導体基板のエッジ部に形成された金属膜をエッチング除去するベベルエッチングユニットと、

前記金属めっき膜を焼鈍するアニールユニットと、

前記半導体基板上の該金属めっき膜及び／又はシード層膜を研磨する研磨ユニットと、

前記金属めっき膜が研磨された半導体基板を洗浄し、乾燥させる洗浄乾燥ユニットと、

前記金属めっき膜上に蓋めっき膜を形成するめっきユニットと、

前記半導体基板を搬送する搬送機構は具備し、

前記バリア層成膜ユニット、前記シード層成膜ユニット、前記金属めっきユニットと、前記ヘベルエッチングユニットと、前記アニールユニットと、前記研磨ユニットと、前記洗浄ユニットと前記蓋めっきユニットの入れ替えが自在であることを特徴とする半導体基板処理装置。

【請求項 1 5】 表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板を乾燥状態で搬出入機構により搬入し、該搬入された半導体基板上に給電シード層を形成し、その上に金属めっき膜層を形成し、該金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去し、該各層が除去された半導体基板を洗浄し乾燥させた後、乾燥状態で前記搬出入機構に渡すことを特徴とする半導体基板処理方法。

【請求項 1 6】 表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入機構で搬入し、該搬入されて半導体基板上にバリア層を形成し、その上に給電シード層を形成し、更にその上に金属めっき膜層を形成し、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去し、該各層が除去された半導体基板を洗浄し乾燥させた後、乾燥状態で前記搬出入機構に渡すことを特徴とする半導体基板処理方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は半導体基板面上に形成された回路パターン溝及び／又は穴を金属めっ

き膜で充填し、該充填部分を残して該金属めっき膜を除去することにより回路配線を形成する半導体基板処理装置及び処理方法に関するものである。

【0002】

【従来の技術】

半導体基板上に配線回路を形成するための材料としては、アルミニウムまたはアルミニウム合金が一般に用いられているが、半導体デバイスの集積度の向上に伴い、より導電率の高い材料を配線材料に採用することが要求されている。このため、回路パターン溝及び／又は穴が形成された半導体基板面にめっき処理を施して、該回路パターン溝及び／又は穴にCu（銅）又はその合金を充填し、該充填した部分を除いて該Cu又はその合金を除去し、回路配線を形成する方法が提案されている。

【0003】

上記回路配線を形成する方法を図1に基づいて説明する。半導体基板Wには、図1（a）に示すように、半導体素子が形成された半導体基体101上に導電層101aが形成され、該導電層101aの上にSiO₂からなる絶縁膜102が堆積され、リソグラフィ・エッチング技術によりコンタクトホール103と配線用の溝104が形成され、その上にTiN等からなるバリア層105、更にその上に電解めっきの給電層としてシード層107が形成されている。

【0004】

そして、図1（b）に示すように、半導体基板Wの表面にCuめっきを施すことで、半導体基体101のコンタクトホール103又は溝104内にCuを充填させると共に、絶縁膜102上にCuめっき膜層106を堆積させる。その後、化学的機械的研磨（CMP）により、絶縁膜102上のCuめっき膜層106を除去し、コンタクトホール103及び配線用の溝104に充填させたCuめっき膜層106の表面と絶縁膜102の表面とを略同一平面にする。これにより、図1（c）に示すように銅めっき膜層106からなる配線が形成される。

【0005】

ここで、バリア層105は絶縁膜102のほぼ全面を、シード層107はバリア層102のほぼ全面をそれぞれ覆うように形成されるため、図24に示すよう

に半導体基板Wのベベル（外周部）にシード層107である銅膜が存在したり、また図示しないが、半導体基板Wのベベルの内側のエッジ（外周部）に銅が成膜され研磨されずに残ることがある。

【0006】

銅は、例えばアニール等の半導体製造工程において、絶縁膜102中に容易に拡散し、その絶縁性を劣化させたり、次に成膜する膜との接着性が損なわれ、そこから剥離する原因ともなり得るので少なくとも成膜前に、基板から完全に除去することが要求されている。しかも、回路形成以外の基板の外周部（ここで外周部とは、半導体基板Wのエッジ及びベベル合わせた領域、若しくはエッジ・ベベルのいずれかの部分をいう。エッジ：基板の外周端から5mm位の半導体基板Wの表裏面の部分、ベベル：半導体基板Wの側面部及び外周端から0.5mm以内の断面が曲線を有する部分）に成膜乃至付着した銅は不要であるばかりではなく、その後の半導体基板Wの搬送、保管・処理の工程において、クロスコンタミの原因ともなり得るので銅の成膜工程やCMP工程直後に完全に除去する必要がある。

【0007】

最近の銅配線用のCuめっきを行なうめっき装置及び化学的機械的研磨を行うポリッシング装置において、それぞれ基板を乾燥状態で入れ乾燥状態で出す、所謂ドライイン・ドライアウトの構成が採用されている。装置の構成としては、それぞれの加工工程、例えばめっきや研磨を行った後に、洗浄ユニット及びスピン乾燥ユニットにより、パーティクルを除去し、乾燥した状態で半導体基板を取り出すようにしている。このように、めっき装置及びポリッシング装置には、共通した工程が多く本来連続した工程であるため、装置のイニシャルコスト、ランニングコストが高くなり、両装置を設置するための設置スペースを広く必要とし、長い処理時間を必要とするという問題があった。

【0008】

【発明が解決しようとする課題】

本発明は上述の点に鑑みてなされたもので、装置のイニシャルコスト、ランニングコストを低くでき、広い設置スペースを必要とせず、短い処理時間で回路配

線を形成でき、且つクロスコンタミの原因となるエッジ・ベベル部に銅膜が残ることのない半導体基板処理装置及び処理方法を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記課題を解決するため請求項1に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板上に給電シード層を無電解めっきで形成するシード層成膜部と、該給電シード層が形成された半導体基板に金属めっき膜層を電解めっきで形成する金属めっき膜成膜部と、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去するポリッシング部と、各層が除去された半導体基板を洗浄し乾燥させる洗浄部と、半導体基板を各部間を移送する移送機構を具備することを特徴とする基板処理装置にある。

【0010】

基板処理装置を上記のように構成することにより、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板に、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が1つの装置で連続してできるから、それぞれの処理工程を別々の装置で行なう場合に比較し、全体がコンパクトになり、広い設置スペースを必要とせず、装置のイニシャルコスト、ランニングコストを低くでき、且つ短い処理時間で回路配線を形成できる。

【0011】

請求項2に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入されて半導体基板上にバリア層を形成するバリア層成膜部と、バリア層が形成された半導体基板上に給電シード層を無電解めっきで形成するシード層成膜部と、該給電シード層が形成された半導体基板に金属めっき膜層を電解めっきで形成する金属めっき膜成膜部と、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去するポリッシング

部と、各層が除去された半導体基板を洗浄し乾燥させる洗浄部と、半導体基板を各部間を移送する移送機構を具備することを特徴とする基板処理装置にある。

【0012】

基板処理装置を上記のように構成することにより、表面に配線パターン用の溝及び／又は穴が形成された半導体基板に、バリア層、給電シード層及び金属めっき膜層を施し、該バリア層、給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が1つの装置で連続してできるから、それぞれの処理工程を別々の装置で行なう場合に比較し、全体がコンパクトになり、広い設置スペースを必要とせず、装置のイニシャルコスト、ランニングコストを低くでき、且つ短い処理時間で回路配線を形成できる。

【0013】

請求項3に記載の発明は、請求項1又は2又は3に記載の半導体処理装置において、金属めっき膜層の形成後の該金属めっき膜層の膜厚を測定する膜厚測定部及び研磨除去後の残膜を測定する残膜測定部を設け、該膜厚測定部及び残膜測定部で測定した結果を記録する記録手段を設けたことを特徴とする。

【0014】

請求項4に記載の発明は、請求項3に記載の半導体基板処理装置において、各層の膜厚を測定する膜厚測定部を設け、該各層のイニシャルの膜厚を測定しその測定結果を前記記録手段に記録することを特徴とする。

【0015】

上記のように記録手段を設け、膜厚測定部及び残膜測定部で測定した膜厚、残膜や、各層のイニシャルの膜厚の測定結果を記録することにより、次工程の処理時間を制御したり、各処理工程の良否状態や、回路配線形成処理の終了した半導体基板の良否等を判断するデータとして利用することができる。

【0016】

請求項5に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板に金属めっき膜層を形成する金属めっきユニットと、半導体基板上の該金属めっき膜を研磨する研磨ユニットと、該金属めっき膜が研磨された該半導体基板を洗浄し乾

燥させる洗浄ユニットと、半導体基板を搬送する搬送機構を具備し、金属めっきユニットと洗浄ユニットの入れ替えが自在に構成されていることを特徴とする半導体基板処理装置にある。

【 0 0 1 7 】

上記のように金属めっきユニットと洗浄ユニットの入れ替えが自在に構成されているので、基板処理プロセスの変更に容易に対応でき、基板処理装置全体の機能の更新が短時間に低コストで対応できる。

【 0 0 1 8 】

請求項 6 に記載の発明は、請求項 5 に記載の半導体基板処理装置において、半導体基板のエッジ（ベベル）部に形成された金属めっき膜をエッチング除去するベベルエッチングユニットを具備し、金属めっきユニットと洗浄ユニットとベベルエッチングユニットの入れ替えが自在に構成されていることを特徴とする。

【 0 0 1 9 】

ベベルエッチングユニットを具備することにより、クロスコンタミの原因となるエッジ及びベベル部分の金属めっき膜を除去できると共に、金属めっきユニットと洗浄ユニットとベベルエッチングユニットの入れ替えが自在に構成されているため、上記と同様、基板処理装置全体の機能の更新が短時間に低コストで対応できる。

【 0 0 2 0 】

請求項 7 に記載の発明は、請求項 5 に記載の半導体基板処理装置において、金属めっき膜を焼鈍するアニールユニットを具備することを特徴とする。

【 0 0 2 1 】

上記のようにアニールユニットを具備するので、金属めっき膜の接着力が安定し研磨時に剥離するという心配がなくなり、且つ電気特性がよくなる。

【 0 0 2 2 】

請求項 8 に記載の発明は、請求項 5 又は 6 又は 7 に記載の半導体処理装置において、半導体基板に形成された膜の膜厚を測定する膜厚測定器を具備することを特徴とする。

【 0 0 2 3 】

上記のように膜厚を測定することにより、所望のめっき膜厚を得るためのめっき時間研磨時間やアニール時間を調整することができる。

【 0 0 2 4 】

請求項 9 に記載の発明は、請求項 5 又は 6 に記載の半導体基板処理装置において、半導体基板にシード層膜を形成するシード層成膜ユニットを具備することを特徴とする。

【 0 0 2 5 】

シード層成膜ユニットをめっきユニットと一体化することにより装置間移動の時間を節約でき、スループットを向上させることができると共に、汚染のない膜付けが可能となる。

【 0 0 2 6 】

請求項 1 0 に記載の発明は、請求項 5 又は 6 に記載の半導体基板処理装置において、半導体基板にバリア層膜を形成するバリア層成膜ユニットを具備することを特徴とする。

【 0 0 2 7 】

バリア層成膜ユニットをめっきユニットと一体化することにより、装置間移動の時間を節約でき、スループットを向上させることができる。

【 0 0 2 8 】

請求項 1 1 に記載の発明は、請求項 5 又は 6 に記載の半導体基板製造装置において、蓋めっきユニットを具備してなることを特徴とする。

【 0 0 2 9 】

上記のように蓋めっきユニットを具備することにより、金属めっき膜の上面にその酸化や変質を防ぐための蓋めっきを施すことができ、金属めっき膜の上面にその酸化や変質を防止することができる。

【 0 0 3 0 】

請求項 1 2 に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板上に金属めっき膜を形成する金属めっきユニットと、半導体基板上の該金属めっき膜を研磨する研磨ユニットと、金属めっき膜が研磨された該半導体基板を洗浄し、

乾燥させる洗浄ユニットと、半導体基板を搬送する搬送機構を具備するとともに、金属めっきユニットは、被めっき面を上方に向けて基板を水平に保持する基板保持部を有するカソード部と、該カソード部の上方に配置され、アノードを備えた電極アーム部と、基板保持部で保持された基板の被めっき面と該被めっき面に近接させた電極アーム部のアノードとの間の空間にめっき液を注入するめっき液注入手段とを有することを特徴とする半導体基板製造装置にある。

【0031】

金属めっきユニットのカソード部は、被めっき面を上方に向けて基板を水平に保持する基板保持部を有するので、めっき処理とめっき処理に付帯した前処理や洗浄・乾燥処理といった他の処理をめっき処理に前後して行うことができる。

【0032】

請求項13に記載の発明は、配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入する搬出入部と、搬入された半導体基板上に金属めっき膜を形成する金属めっきユニットと、半導体基板上の該金属めっき膜を研磨する研磨ユニットと、金属めっき膜が研磨された該半導体基板を洗浄し、乾燥させる洗浄ユニットと、半導体基板を搬送する搬送機構を具備するとともに、金属めっきユニットは、プレコート処理、めっき処理、水洗処理を行うことができることを特徴とする半導体基板製造装置にある。

【0033】

上記のように金属めっきユニットは、プレコート処理、めっき処理及び水洗処理がで、特にめっき処理後の水洗処理が金属めっきユニット内で行うので、めっき液を他のユニットに持ち込むことがない。

【0034】

請求項14に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成され、その上にバリア層及び給電シード層が順次形成された半導体基板を乾燥状態で搬出入機構により搬入し、該搬入された半導体基板に金属めっき膜層を形成し、該金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去し、該各層が除去された半導体基板を洗浄し乾燥させた後、乾燥状態で前記搬出入機構に渡すこ

とを特徴とする半導体基板処理方法にある。

【0035】

請求項15に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板を乾燥状態で搬出入機構により搬入し、該搬入された半導体基板上に給電シード層を形成し、その上に金属めっき膜層を形成し、該金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去し、該各層が除去された半導体基板を洗浄し乾燥させた後、乾燥状態で前記搬出入機構に渡すことを特徴とする基板処理方法にある。

【0036】

基板処理方法を上記のように行なうことにより、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板に、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が連続してできるから、短い処理時間で回路配線を形成できる。

【0037】

請求項16に記載の発明は、表面に配線パターン用の溝及び／又は穴が形成された半導体基板を乾燥状態で搬出入機構で搬入し、該搬入されて半導体基板上にバリア層を形成し、その上に給電シード層を形成し、更にその上に金属めっき膜層を形成し、金属めっき膜層が形成された半導体基板の溝及び／又は穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去し、該各層が除去された半導体基板を洗浄し乾燥させた後、乾燥状態で前記搬出入機構に渡すことを特徴とする基板処理方法にある。

【0038】

基板処理方法を上記のように行なうことにより、表面に配線パターン用の溝及び／又は穴が形成された半導体基板に、バリア層、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が連続してできるから、短い処理時間で回路配線を形成できる。

【0039】

【発明の実施の形態】

以下、本発明の実施の形態例を図面に基いて説明する。図2は本発明に係る半導体基板処理装置の平面構成を示す図である。本半導体基板処理装置は、ロードアンロード部1、Cuめっき膜成膜ユニット2、第1ロボット3、第3洗浄機4、反転機5、反転機6、第2洗浄機7、第2ロボット8、第1洗浄機9、第1ポリッシング装置10及び第2ポリッシング装置11を配置した構成である。第1ロボット3の近傍にはめっき前後の膜厚を測定するめっき前後膜厚測定機12、研磨後で乾燥状態の半導体基板Wの膜厚を測定する乾燥状態膜厚測定機13が配置されている。

【0040】

なお、このめっき前後膜厚測定機12及び乾燥状態膜厚測定機13、特に乾燥状態膜厚測定機13は後に詳述するように、第1ロボット3のハンドに設けてもよい。また、めっき前後膜厚測定機12は図示は省略するが、Cuめっき膜ユニット2の半導体板搬出入口に設け、搬入される半導体基板Wの膜厚と搬出される膜厚を測定するようにしてもよい。

【0041】

第1ポリッシング装置10は、研磨テーブル10-1、トップリング10-2、トップリングヘッド10-3、膜厚測定機10-4、プッシャー10-5を具備し、第2ポリッシング装置11は、研磨テーブル11-1、トップリング11-2、トップリングヘッド11-3、膜厚測定機11-4、プッシャー11-5を具備する。

【0042】

図1に示すように、コンタクトホール103と配線用の溝104が形成され、その上にシード層107が形成された半導体基板Wを収容したカセット1-1をロードアンロード部1のロードポートに載置する。第1ロボット3は半導体基板Wをカセット1-1から取り出しCuめっき膜成膜ユニット2に搬入しCuめっき膜層106を形成する。その時めっき前後膜厚測定機12でシード層107の膜厚を測定する。Cuめっき膜層106の成膜は、先ず半導体基板Wの表面の親

水処理を行い、その後Cuめっきを行なって形成する。Cuめっき膜層106の形成後、Cuめっき膜成膜ユニット2でリンス若しくは洗浄を行なう。時間に余裕があれば、乾燥してもよい。なお、Cuめっき膜成膜ユニット2の構成例とその動作は後に詳述する。

【0043】

第1ロボット3でCuめっき膜成膜ユニット2から半導体基板Wを取り出したとき、めっき前後膜厚測定機12でCuめっき膜層106の膜厚を測定する。測定方法は前記シード層107の測定と同じであるが、その測定結果は記録装置（図示せず）に半導体基板の記録データとして記録され、なお且つCuめっき膜成膜ユニット2の異常の判定にも使用される。膜厚測定後、第1ロボット3が反転機5に半導体基板Wを渡し、該反転機5で反転させる（Cuめっき膜層106が形成された面が下になる）。第1ポリッシング装置10、第2ポリッシング装置11による研磨にはシリーズモードとパラレルモードがある。以下、シリーズモード及びパラレルモードの研磨について説明する。

【0044】

〔シリーズモード研磨〕

シリーズモード研磨は、1次研磨をポリッシング装置10で行い、2次研磨をポリッシング装置11で行う研磨である。第2ロボット8で反転機5上の半導体基板Wを取り上げ、ポリッシング装置10のプッシャー10-5上に半導体基板Wを載せる。トップリング10-2はプッシャー10-5上の該半導体基板Wを吸着し、図3に示すように、研磨テーブル10-1の研磨面10-1aに半導体基板WのCuめっき膜層106形成面を当接押圧し、1次研磨を行う。該1次研磨では基本的にCuめっき膜層106が研磨される。研磨テーブル10-1の研磨面10-1aはIC1000のような発泡ポリウレタン、又は砥粒を固定若しくは含浸させたもので構成されている。該研磨面10-1aと半導体基板Wの相對運動でCuめっき膜層106が研磨される。

【0045】

上記Cuめっき膜層106の研磨の砥粒、若しくはスラリーノズル10-6から噴出されるスラリーには、シリカ、アルミナ、セリア等が用いられ、酸化材と

しては、過酸化水素等の主に酸性の材料でCuを酸化させる材料を用いる。研磨テーブル10-1内には温度を所定の値に保つため、所定の温度に調温された液体を通すため調温流体配管28が接続されている。スラリーの温度も所定の値に保つため、スラリーノズル10-6には温度調整器10-7が設けられている。又は図示は省略するが、ドレッシング時の水等は、調温されている。このように、研磨テーブル10-1の温度、スラリーの温度、ドレッシング時の水等の温度を所定の値に保つことにより、化学反応速度を一定に保っている。特に研磨テーブル10-1は、熱伝導性のよいアルミナやSiC等のセラミックが用いられる。

【0046】

1次研磨の終点の検知には、研磨テーブル10-1に設けた渦電流式の膜厚測定機10-8若しくは光学式の膜厚測定機10-9を使用しCuめっき膜層106の膜厚測定、若しくはバリア層5の表面検知を行って、Cuめっき膜層106の膜厚が0又はバリア層5の表面を検知したら研磨の終点とする。

【0047】

Cuめっき膜層106の研磨終了後、トップリング10-2で半導体基板Wをプッシャー10-5上に戻す。第2ロボット8は該半導体基板Wを取り上げ、第1洗浄機9に入れる。この時プッシャー10-5上にある半導体基板Wの表面及び裏面に薬液を噴射しパーティクルを除去したり、つきにくくすることもある。

【0048】

第1洗浄機9では図4に示すような構成の洗浄機9を用い半導体基板Wの表面及び裏面をPVAスポンジロール9-2、9-2でスクラブ洗浄する。ノズル9-4から噴出する洗浄水としては、純水が主であるが、界面活性材やキレート材若しくは両者を混合した後にPH調整を行い酸化銅のゼータ電位にあわせたものを使用してもよい。また、ノズル9-4には超音波振動素子9-3を設け、噴出する洗浄水に超音波振動を加えてもよい。なお、9-1は半導体基板Wを水平面内で回転させるための回転用コロである。

【0049】

上記洗浄終了後、第2ロボット8で半導体基板Wを取り上げ、第2ポリッシ

グ装置11のプッシャー11-5上に半導体基板Wを載せる。トップリング11-2でプッシャー11-5上の半導体基板Wを吸着し、該半導体基板Wのバリア層105を形成した面を研磨テーブル11-1の研磨面に当接押圧して2次研磨を行う。なお、研磨テーブル11-1及びトップリング11-2等の構成は図2に示す構成と同一である。この2次研磨ではバリア層105が研磨される。但し、上記1次研磨で残ったCu膜や酸化膜も研磨されるケースもある。

【0050】

研磨テーブル10-1の研磨面10-1aはIC1000のような発泡ポリウレタン、又は砥粒を固定若しくは含浸させたもので構成され、該研磨面10-1aと半導体基板Wの相対運動で研磨される。このとき砥粒若しくはスラリーには、シリカ、アルミナ、セリア等が用いられる。薬液は、研磨したい膜種により調整される。

【0051】

2次研磨の終点の検知は、主に図3に示す光学式の膜厚測定機10-9を用いてバリア層105の膜厚を測定し、膜厚が0になったこと又は SiO_2 からなる絶縁膜102の表面検知で行う。また、研磨テーブル11-1の近傍に設けた膜厚測定機10-4に画像処理機能付きの膜厚測定機を用い、酸化膜の測定を行い、半導体基板Wの加工記録として残したり、2次研磨の終了した半導体基板Wを次の工程に移送できるか否かの判定を行う。また、2次研磨終点に達していない場合は、再研磨を行ったり、なんらかの異常で規定値を超えて研磨された場合は、不良品を増やさないように次の研磨を行わないよう半導体基板処理装置を停止させる。

【0052】

2次研磨終了後、トップリング11-2で半導体基板Wをプッシャー11-5まで移動させる。プッシャー11-5上の半導体基板Wは第2ロボット8で取り上げる。この時プッシャー11-5上で薬液を半導体基板Wの表面及び裏面に噴射してパーティクルを除去したり、つきにくくすることがある。

【0053】

第2ロボット8は、半導体基板Wを第2洗浄機7に搬入し、洗浄を行う。第2

洗浄機 7 の構成も図 4 に示す第 1 洗浄機 9 と同じ構成である。半導体基板 W の表面は、主にパーティクルのために純水、界面活性材、キレート材、また PH 調整材が用いられ、PVA スポンジロール 9-2 によりスクラブ洗浄される。半導体基板 W の裏面には、ノズル 9-5 から DHF 等の強い薬液を噴出し、拡散している Cu をエッチングしたり、又は拡散の問題がなければ、表面と同じ薬液を用いて PVA スポンジロール 9-2 によるスクラブ洗浄をする。

【 0 0 5 4 】

上記洗浄の終了後、半導体基板 W を第 2 ロボット 8 で取り上げ、反転機 6 に移し、該反転機 6 で反転させる。該反転させた半導体基板 W を第 1 ロボット 3 で取り上げ第 3 洗浄機 4 に入れる。第 1 洗浄機 4 では半導体基板 W の表面に超音波振動により励起されたメガソニック水を噴射して洗浄する。そのとき純水、界面活性材、キレート材、また PH 調整材を入れ公知のペンシル型スポンジで表面を洗浄してもよい。その後スピン乾燥により、半導体基板 W を乾燥させる。

【 0 0 5 5 】

上記のように研磨テーブル 11-1 の近傍に設けた膜厚測定機 11-4 で膜厚を測定した場合は、そのままロードアンロード部 1 のアンロードポートに載置するカセットに収容する。

【 0 0 5 6 】

多層膜測定を行う場合は、乾燥状態での測定を行う必要があるので、一度膜厚測定機 13 に入れ、各膜厚の測定を行う。そこで半導体基板 W の加工記録として残したり、次の工程に持っていけるかどうかの判定を行う。また、終点に達していない場合は、この後に加工する半導体基板 W にフィードバックを行ったり、何らかの異常で規定値を超えて研磨された場合は、不良を増やさないように次の研磨を行わないように装置を停止する。

【 0 0 5 7 】

〔パラレルモード研磨〕

パラレルモード研磨は、Cu めっき膜成膜ユニット 2 で Cu めっき膜層 106 を形成した半導体基板 W をポリッシング装置 10、11 のそれぞれで並行して研磨する場合である。第 2 ロボット 8 で上記のように反転機 5 で反転させた半導体

基板Wを取り上げ、プッシャー10-5又は11-5上に該半導体基板Wを載せる。トップリング10-2又は11-2は半導体基板Wを吸着し、研磨テーブル10-1又は11-1の研磨面に半導体基板WのCuめっき膜層106形成面を当接押圧し、1次研磨を行う。研磨テーブル10-1及び11-1の研磨面10-1aは上記と同様、IC1000のような発泡ポリウレタン、又は砥粒を固定若しくは含浸させたもので構成され、該研磨面と半導体基板Wの相対運動で研磨される。

【0058】

砥粒、若しくはスラリーには、シリカ、アルミナ、セリア等が用いられ、酸化材としては、過酸化水素等の主に酸性の材料でCuを酸化させる材料を用いる。研磨テーブル10-1及び11-1やスラリー又はドレッシング時の水等は、上記と同様、調温され化学反応速度を一定に保っている。特に研磨テーブル10-1は、熱伝導性のよいアルミナやSiC等のセラミックが用いられる。

【0059】

研磨テーブル10-1又は11-1での研磨は複数のステップを経て行われる。第1ステップではCuめっき膜層106を研磨する。この時の主目的は、Cuめっき膜層106の表面の段差の除去で、段差特性に優れたスラリーを用いる。例えば100 μ mラインの当初の段差700nmを20nm以下にできるものを用いる。このとき第2ステップとして半導体基板Wを押圧する押圧荷重を上記第1ステップの半分以上にし、段差特性をよくする研磨条件を付加する。第2ステップにおける終点検知には、Cuめっき膜層106を500nm残す場合は図3に示す渦電流式測定機10-8が用いられ、それ以下の場合やバリア層105の表面まで研磨する場合は、光学式膜厚測定機10-9が用いられる。

【0060】

Cuめっき膜層106及びシード層107のCu層の研磨が終了した後にバリア層105の研磨を行うが、通常最初に用いたスラリーではバリア層105が研磨できない場合、組成を変更させる必要がある。よって第2ステップが終了した時点で研磨テーブル10-1又は11-1の研磨面上に残った、第1及び第2ステップで使用したスラリーを水ボリッシュ、ウォータージェット、純水と気体と

を混合させたアトマイザー、ドレッサーにより除去し、次のステップに移る。

【0061】

図5は上記研磨テーブル10-1の研磨面10-1aを洗浄する洗浄機構の構成を示す図である。図示するように研磨テーブル10-1の上部には純水と窒素ガスを混合して噴射する混合噴射ノズル10-11a～10-11dが複数個（図では4個）配置されている。各混合噴射ノズル10-11a～10-11dには窒素ガス供給源14からレギュレータ16で圧力調整された窒素ガスがエアオペレータバルブ18を通して供給されると共に、純水供給源15からレギュレータ17で圧力を調整された純水がエアオペレータバルブ19を通して供給される。

【0062】

混合された気体と液体は噴射ノズルによってそれぞれ液体及び／又は気体の圧力、温度、ノズル形状などのパラメータを変更することによって、供給する液体がノズル噴射によりそれぞれ、①液体微粒子化、②液体が凝固した微粒子固体化、③液体が蒸発して気化体（これら①、②、③をここでは霧状化又はアトマイズと呼ぶ）され、液体由来成分と気体成分の混合体が研磨テーブル10-1の研磨面に向けて所定方向性を有して噴射される。

【0063】

研磨面10-1aとドレッサー10-10の相対運動により、研磨面10-1aを再生（ドレッシング）するとき、混合噴射ノズル10-11a～11-11dから純水と窒素ガスの混合流体を研磨面10-1aに噴射して洗浄する。窒素ガスの圧力と純水の圧力は独立して設定できるようになっている。本実施例では純水ライン、窒素ラインともにマニュアル駆動のレギュレータを用いているが外部信号に基づいて設定圧力を変更できるレギュレータをそれぞれ用いても良い。上記洗浄機構を用いて研磨面10-1aを洗浄した結果、5～20秒の洗浄を行なうことにより、上記第1研磨工程及び第2研磨工程で研磨面上に残ったスラリーを除去することができた。なお、図示は省略するが、研磨テーブル11-1の研磨面11-1aを洗浄するために、図5に示す構成と同一の洗浄機構が設けられている。

【 0 0 6 4 】

第3ステップのバリア層105の研磨のスラリーに用いられる砥粒は、上記Cuめっき膜層106の研磨の砥粒と同じものを使用することが望ましく、また薬液のPH値も酸性側若しくはアルカリ側のどちらかによっており、研磨面上で混合物を作らないことが条件である。ここでは両方とも同じシリカの粒子を用いており、ケースとして両方ともアルカリのものと酸性のもののどちらもよい結果が得られた。

【 0 0 6 5 】

第3ステップにおける終点検知には、図3の光学式膜厚測定機10-9を用い、主にSiO₂酸化膜の膜厚やバリア層105の残りを検知し信号を送る。また、研磨テーブル10-1及び11-1の近傍に設けた画像処理機能付きの膜厚測定機10-4又は11-4に画像処理機能付きの膜厚測定機を用い酸化膜の測定を行い、半導体基板Wの加工記録として残したり、次の工程に移送できるか否かの判定を行う。第3ステップの研磨で終点に達していない場合は、再研磨を行ったり、なんらかの異常で規定値を超えて研磨された場合は、不良品を増やさないように次の研磨を行わないよう半導体基板処理装置を停止させる。

【 0 0 6 6 】

第3ステップの終了後、トップリング10-2又は11-2は半導体基板Wをプッシャー10-5又は11-5まで移動し載せる。プッシャー11-5上の半導体基板Wは第2ロボット8で取り上げる。この時プッシャー10-5又は11-5上で薬液を半導体基板Wの表面及び裏面に噴出してパーティクルを除去したり、つきにくくすることもある。

【 0 0 6 7 】

第2ロボット8は、半導体基板Wを第2洗浄機7又は第1洗浄機9に入れ洗浄を行う。半導体基板Wの表面は、主にパーティクルのために純水、界面活性材、キレート材、またPH調整材が用いられ、PVAスポンジロールによりスクラブ洗浄される。半導体基板Wの裏面には、ノズル3-5からDHF等の強い薬液を噴出し、拡散しているCuをエッチングしたり、又は拡散の問題がなければ、表面と同じ薬液を用いてPVAスポンジロールによるスクラブ洗浄をする。

【0068】

上記洗浄の終了後、半導体基板Wを第2ロボット8で取り上げ、反転機6に移し、反転させる。該反転させた半導体基板Wを第1ロボット3で取り上げ第3洗浄機4に入れる。第3洗浄機4では半導体基板Wの表面に超音波振動により励起されたメガソニック水を噴射して洗浄する。そのとき純水、界面活性材、キレート材、またPH調整材を入れ公知のペンシル型スポンジで表面を洗浄してもよい。洗浄後スピンドライにより乾燥させ、その後第1ロボット3で半導体基板Wを取り上げる。

【0069】

上記のように研磨テーブル11-1の近傍に設けた膜厚測定機11-4で膜厚を測定した場合は、そのままロードアンロード部1のアンロードポートに載置するカセット1-1に収容する。

【0070】

多層膜測定を行う場合は、乾燥状態での測定を行う必要があるので、一度膜厚測定機13に入れ、各膜厚の測定を行う。そこで半導体基板Wの加工記録として残したり、次の工程に移送できるか否かの判定を行う。また、終点に達していない場合は、この後に加工する半導体基板Wにフィードバックを行ったり、何らかの異常で規定値を超えて研磨された場合は、不良を増やさないように次の研磨を行わないように装置を停止する。

【0071】

図6は第1ロボット3と該ロボットのハンドに設けた乾燥状態膜厚測定機13の構成例を示す図である。図6(a)は第1ロボットの外観を示す図、図6(b)、(c)はそれぞれロボットハンドの平面、断面を示す図である。図示するように第1ロボット3には上下に二つのハンド3-1、3-1を有し、該ハンド3-1、3-1はそれぞれアーム3-2、3-2の先端に取り付けられ、旋回移動できるようになっている。そしてハンド3-1、3-1で半導体基板Wを掬い上げ（半導体基板Wを落とし込む）、所定の場所に移送することができるようになっている。

【0072】

ハンド 3-1 の半導体基板 W の落とし込み面には、乾燥状態膜厚測定機 1 3 を構成する光学式膜厚センサ 1 3 a が複数個（図では 4 個）設けられ、載置された半導体基板 W の膜厚を測定できるようになっている。

【0073】

図 7 乃至図 9 は Cu めっき成膜ユニット 2 の構成例を示す図である。図 7 は Cu めっき成膜ユニットの平面構成を示す図、図 8 は図 7 の A-A 断面図、図 9 は基板保持部及びカソード部の拡大断面図である。Cu めっき成膜ユニット 2 には、図 7 に示すように、めっき処理及びその付帯処理を行う基板処理部 2-1 が設けられ、該基板処理部 2-1 に隣接して、めっき液を溜めるめっき液トレイ 2-2 が配置されている。また、回転軸 2-3 を中心に揺動するアーム 2-4 の先端に保持され、基板処理部 2-1 とめっき液トレイ 2-2 との間を揺動する電極部 2-5 を有する電極アーム部 2-6 が備えられている。

【0074】

更に、基板処理部 2-1 の側方に位置して、プレコート・回収アーム 2-7 と、純水やイオン水等の薬液、更には気体等を半導体基板に向けて噴射する固定ノズル 2-8 が配置されている。ここでは、3 個の固定ノズル 2-8 が配置され、その内の 1 個を純水供給用に用いている。基板処理部 2-1 は図 8 及び図 9 に示すように、めっき面を上にして半導体基板 W を保持する基板保持部 2-9 と、該基板保持部 2-9 の上方で該基板保持部 2-9 の周縁部を囲むように配置されたカソード部 2-10 が備えられている。更に基板保持部 2-9 の周囲を囲んで処理中に用いる各種薬液の飛散を防止する有底略円筒状のカップ 2-11 が、エアシリンダ 2-12 を介して上下動自在に配置されている。

【0075】

ここで、基板保持部 2-9 は、エアシリンダ 2-12 によって、下方の基板受け渡し位置 A と上方のめっき位置 B と、これらの中間の前処理・洗浄位置 C との間を昇降し、回転モータ 2-14 及びベルト 2-15 を介して任意の加速度及び速度で前記カソード部 2-10 と一体に回転するように構成されている。この基板受け渡し位置 A に対向して、Cu めっき成膜ユニット 2 のフレーム側面の第 1 ロボット 3 側には、基板搬出入口（図示せず）が設けられ、基板保持部 2-9 が

めっき位置Bまで上昇したときに、基板保持部2-9で保持された半導体基板Wの周縁部に下記のカソード部2-10のシール部材2-16とカソード電極2-17が当接するようになっている。一方カップ2-11は、その上端が前記基板搬出入口の下方に位置し、図9の仮想線で示すように、上昇したときにカソード部2-10の上方に達するようになっている。

【0076】

基板保持部2-9でめっき位置Bまで上昇した時に、この基板保持部2-9で保持した半導体基板Wの周縁部にカソード電極2-17が押し付けられ通電し、同時にシール部材2-16の内周端部が半導体基板Wの周縁上面に圧接し、ここを水密的にシールして、半導体基板Wの上面に供給されるめっき液が半導体基板Wの端部から染み出すのを防止すると共に、めっき液がカソード電極2-17を汚染するのを防止している。

【0077】

電極アーム部2-6の電極部2-5は図10に示すように、揺動アーム2-4の自由端にハウジング2-18と、該ハウジング2-18の周囲を囲む中空の支持枠2-19と、ハウジング2-18と支持枠2-19で周縁部を挟持して固定したアノード2-20とを有し、このアノード2-20は、ハウジング2-18の開口部を覆って、ハウジング2-18の内部に吸引室2-21が形成されている。そして該吸引室2-21にはめっき液を導入排出するめっき液導入管及びめっき液排出管（図示せず）が接続されている。

【0078】

基板受け渡し位置Aにある基板保持部2-9にめっき処理前の半導体基板Wを第1ロボット3のハンド3-1で搬入し、該基板保持部2-9上に載置する。次にカップ2-11を上昇させ、同時に基板保持部2-9を前処理・洗浄位置Cに上昇させる。この状態で退避位置にあったプレコート・回収アーム2-7を半導体基板Wの対峙位置へ移動させ、その先端に設けたプレコートノズルから、例えば界面活性剤からなるプレコート液を半導体基板Wの被めっき面に間欠的に吐出する。この時基板保持部2-9は回転しているため、プレコート液は半導体基板Wの全面に渡る。次に、プレコート・回収アーム2-7を退避位置に戻し、基板

保持部 2-9 の回転速度を増して、遠心力により半導体基板 W の被めっき面のプレコート液を振り切って乾燥させる。

【 0 0 7 9 】

続いて、電極アーム部 2-6 をめっき液トレイ 2-2 上方からめっきを施す位置の上方に電極部 2-5 が位置するように水平方向に旋回させ、この位置で電極 2-5 をカソード 2-10 に向かって下降させる。電極部 2-5 の下降が完了した時点で、アノード 2-20 とカソード 2-10 にめっき電圧を印加し、めっき液を電極部 2-5 の内部に供給して、アノード 2-20 を貫通しためっき液供給口よりめっき液含浸材 2-22 にめっき液を供給する。この時、めっき液含浸材 2-22 は半導体基板 W の被めっき面に接触せず、0.5 mm ~ 3 mm 程度に接近した状態となっている。

【 0 0 8 0 】

めっき液の供給が続くと、めっき液含浸材 2-22 から染み出した Cu イオンを含んだめっき液が、めっき液含浸材 2-22 と半導体基板 W の被めっき面との間の隙間に満たされ、半導体基板 W の被めっき面に Cu めっきが施される。この時、基板保持部 2-9 を低速で回転させても良い。

【 0 0 8 1 】

めっき処理が完了すると、電極アーム部 2-6 を上昇させて旋回させてめっき液トレイ 2-2 上方へ戻し、通常位置へ下降させる。次に、プレコート・回収アーム 2-7 を退避位置から半導体基板 W に対峙する位置へ移動させて下降させ、めっき液回収ノズル（図示せず）から半導体基板 W 上のめっき液の残部を回収する。このめっき液の残部の回収が終了した後、プレコート・回収アーム 2-7 を待避位置に戻し、半導体基板 W の中央部に純水を吐出し、同時に基板保持部 2-9 をスピードを増して回転させ半導体基板 W の表面のめっき液を純水に置換する。

【 0 0 8 2 】

上記リンス終了後、基板保持部 2-9 をめっき位置 B から処理・洗浄位置 C へ下降させ、純水用の固定ノズル 2-8 から純水を供給しつつ基板保持部 2-9 及びカソード部 2-9 を回転させて水洗を実施する。この時、カソード部 2-10

に直接供給した純水、又は半導体基板Wの面から飛散した純水によってシール部材2-16、カソード電極2-17も半導体基板Wと同時に洗浄することができる。

【0083】

水洗完了後に、固定ノズル2-8からの純水の供給を停止し、更に基板保持部2-9及びカソード部2-10の回転スピードを増して、遠心力により半導体基板Wの表面の純水を振り切って乾燥させる。併せて、シール部材2-16及びカソード電極2-17も乾燥される。上記乾燥が終了すると基板保持部2-9及びカソード部2-10の回転を停止させ、基板保持部2-9を基板受渡し位置Aまで下降させる。なお、上記Cuめっき膜成膜ユニット2の詳細は特願平11-367754明細書及び図面に詳細に開示されている。

【0084】

図11は本発明に係る基板処理装置の他の平面配置構成を示す図である。図11において、図2と同一符号を付した部分は同一又は相当部分を示す。なお、図12、図13においても同様とする。本基板研磨装置は第1ポリッシング装置10と第2ポリッシング装置11に接近してプッシャーインデクサー25を配置し、第3洗浄機4とCuめっき膜成膜ユニット2の近傍にそれぞれ基板載置台21、22を配置し、第1洗浄機9と第3洗浄機4の近傍にロボット23（以下、「第2ロボット23」と記す）を配置し、第2洗浄機7とCuめっき膜成膜ユニット2の近傍にロボット24（以下、「第3ロボット24」と記す）を配置し、更にロードアンロード部1と第1ロボット2の近傍に乾燥状態膜厚測定機13が配置されている。

【0085】

上記構成の基板処理装置において、第1ロボット3は、ロードアンロード部1のロードポートに載置されているカセット1-1から半導体基板Wを取り出し、乾燥状態膜厚測定機13でバリア層105及びシード層107の膜厚を測定した後、該半導体基板Wを基板載置台21に載せる。なお、乾燥状態膜厚測定機13が図6に示すように、第1ロボット3のハンド3-1に設けられている場合はそこで膜厚を測定し、基板載置台21に載せる。第2ロボット23で基板載置台2

1上の半導体基板WをCuめっき膜成膜ユニット2に移送し、Cuめっき膜層106を成膜する。Cuめっき膜層106の成膜後、めっき前後膜厚測定機12でCuめっき膜層106の膜厚を測定する。その後、第2ロボット23は半導体基板Wをプッシャーインデクサー25に移送し搭載する。

【0086】

〔シリーズモード〕

シリーズモードでは、トップリングヘッド10-2がプッシャーインデクサー25上の半導体基板Wを吸着し、研磨テーブル10-1に移送し、その研磨面に該半導体基板Wを押圧して研磨を行なう。研磨の終点検知は上記と同様な方法で行い、研磨終了後の半導体基板Wはトップリングヘッド10-2でプッシャーインデクサー25に移送され搭載される。第2ロボット23で半導体基板Wを取り出し、第1洗浄機9に搬入し洗浄し、続いてプッシャーインデクサー25に移送し搭載する。

【0087】

トップリングヘッド11-2がプッシャーインデクサー25上の半導体基板Wを吸着し、研磨テーブル11-1に移送し、その研磨面に該半導体基板Wを押圧して研磨を行なう。研磨の終点検知は上記と同様な方法で行い、研磨終了後の半導体基板Wはトップリングヘッド11-2でプッシャーインデクサー25に移送され搭載される。第3ロボット24は半導体基板Wを取り上げ、膜厚測定機26で膜厚を測定した後、第2洗浄機7に搬入し洗浄する。続いて第3洗浄機4に搬入し、ここで洗浄・スピンドライで乾燥を行い、その後、第3ロボット24で半導体基板Wを取り上げ、基板載置台22上に載せる。

【0088】

〔パラレルモード〕

パラレルモードでは、トップリングヘッド10-2又は11-1がプッシャーインデクサー25上の半導体基板Wを吸着し、研磨テーブル10-1又は11-1に移送し、その研磨面に該半導体基板Wを押圧してそれぞれ研磨を行う。膜厚を測定した後、第3ロボット24で半導体基板Wを取り上げ、基板載置台22上に載せる。

【0089】

第1ロボット3は基板載置台22上の半導体基板Wを乾燥状態膜厚測定機13に移送し、膜厚を測定した後、ロードアンロード部1のカセット1-1に戻す。

【0090】

図12は本発明に係る基板処理装置の他の平面配置構成を示す図である。本基板処理装置はシード層107が形成されていない半導体基板Wにシード層107及びCuめっき膜層106を形成し研磨除去し回路配線を形成する基板処理装置である。本基板処理装置が図2に示す基板処理装置と相違する点は、図2の第3洗浄機4に替えてシード層成膜ユニット27を設けた点である。

【0091】

シード層107の形成前の半導体基板Wを収容したカセット1-1をロードアンロード部1のロードポートに載置する。第1ロボット3でシード層107の形成前の半導体基板Wをカセット1-1から取り出し、シード層成膜ユニット27でシード層(Cuシード層)107の成膜を行う。シード層107は無電解めっきで行い、成膜後熱を加えてシード層107の密着性をよくする。シード層107の膜厚をめっき前後膜厚測定機12で測定する。

【0092】

第1ロボット3で半導体基板を取り出し、Cuめっき膜成膜ユニット2でCuめっき膜層106の成膜を行う。Cuめっき膜層106の成膜は、先ず半導体基板Wの表面の親水処理を行い、その後にCuめっきを行う。その後リンス若しくは洗浄を行う。時間に余裕があれば、乾燥してもよい。第1ロボット3で半導体基板Wを取り出す時にめっき前後膜厚測定機12でCuめっき膜層106の膜厚を測定する。上記測定方法はシード層107の膜厚測定とおなじであり、その測定結果は、半導体基板Wの記録データとして記録され、なお且つCuめっき膜成膜ユニット2の異常判定にも使用される。膜厚測定後、第1ロボット3が半導体基板Wを反転機5に渡し、半導体基板Wを反転させる。

【0093】

次に、第2ロボット8で反転機5から半導体基板Wを取り上げプッシャー10-5又は11-5に載せる。続いて、トップリング10-2又は11-2で半導

体基板Wを吸着し、研磨テーブル10-1又11-1上に移送し、その研磨面に押圧して研磨を行う。ここでの研磨は図2に示す基板処理装置の平行モード研磨におけるステップ1乃至ステップ3の処理と略同一であるからその説明は省略する。

【0094】

研磨終了後、トップリング10-2又は11-2は半導体基板Wをプッシャー10-5又は11-5に戻し、第2ロボット8で半導体基板Wを取り上げ第1洗浄機9に搬入する。この時プッシャー10-5又は11-5上で薬液を半導体基板Wの表面、裏面に噴出し、パーティクルを除去したり、つきにくくすることもある。

【0095】

第1洗浄機9では、半導体基板Wの表面、裏面をスクラブ洗浄する。半導体基板Wの表面は、主にパーティクルの除去のため洗浄水に純水、界面活性材、キレート材、又はPH調整材が用いられPVAロールスポンジでスクラブ洗浄される。半導体基板Wの裏面には、DHF等の強い薬液を噴射し、拡散しているCuをエッチングしたり、又はCu拡散の問題がなければ、表面と同じ薬液を用いPVAロールスポンジでスクラブ洗浄する。

【0096】

洗浄後、第2ロボット8で半導体基板Wを取り上げ、反転機6に渡し、該反転機6で半導体基板Wを反転させる。第2ロボット8で再度半導体基板Wを取り上げ第2洗浄機7に搬入する。第2洗浄機7では、半導体基板Wの表面に超音波振動を加えたメガソニック水を噴射して洗浄する。その時、純水、界面活性材、キレート材、又はPH調整材を入れペンシル型スポンジで表面を洗浄してもよい。その後半導体基板Wをスピンドライにより乾燥させる。

【0097】

その後、第2ロボット8で半導体基板Wを取り上げ、そのまま反転機6に渡す。第1ロボット3は反転機6上の半導体基板を取り上げ、上記研磨テーブル10-1、11-1の近傍に配置した膜厚測定機10-4、11-4で膜厚を測定している場合は、そのままロードアンロード部1のアンロードポートに載置したカ

セット1-1に収納する。多層膜の膜厚を測定する場合は、乾燥状態での測定を行う必要があるので一度乾燥状態膜厚測定機13で膜厚を測定する。この場合図6に示すように第1ロボット3のハンド3-1に乾燥状態膜厚測定機13が付いている場合は、ロボットハンド上で膜厚を測定できる。この膜厚測定結果は半導体基板Wの加工記録として残したり、次の工程に持っていけるか否かの判定を行う。

【0098】

図13は本発明に係る基板処理装置の他の平面配置構成を示す図である。本基板処理装置では図12に示す基板処理装置と同様、シード層107が形成されていない半導体基板Wにシード層107及びCuめっき膜層106を形成し研磨除去し回路配線を形成する基板処理装置である。

【0099】

本基板研磨装置は第1ポリッシング装置10と第2ポリッシング装置11に接近してプッシャーインデクサー25を配置し、第2洗浄機7とシード層成膜ユニット27の近傍にそれぞれ基板載置台21、22を配置し、シード層成膜ユニット27とCuめっき膜成膜ユニット2に接近してロボット23（以下、「第2ロボット23」と記す）を配置し、第1洗浄機9と第2洗浄機7の近傍にロボット24（以下、「第3ロボット24」と記す）を配置し、更にロードアンロード部1と第1ロボット3の近傍に乾燥膜厚測定機13が配置されている。

【0100】

第1ロボット3でロードアンロード部1のロードポートに載置されているカセット1-1から、バリア層105が形成されている半導体基板Wを取り出して基板載置台21に載せる。次に第2ロボット23は半導体基板Wをシード層成膜ユニット27に搬送し、シード層107を成膜する。このシード層107の成膜は無電解めっきで行う。第2ロボット23はシード層107の形成された半導体基板をめっき前後膜厚測定機12でシード層107の膜厚を測定する。膜厚測定後、Cuめっき膜成膜ユニット2に搬入し、Cuめっき膜層106を形成する。

【0101】

Cuめっき膜層106を形成後、その膜厚を測定し、プッシャーインデクサー

25に移送する。トップリング10-2又は11-2はプッシャーインデクサー25上の半導体基板Wを吸着し、研磨テーブル10-1又は11-1に移送し研磨する。研磨後、トップリング10-2又は11-2は半導体基板Wを膜厚測定機10-4又は11-4に移送し、膜厚を測定し、プッシャーインデクサー25に移送して載せる。

【0102】

次に、第3ロボット24はプッシャーインデクサー25から半導体基板Wを取り上げ、第1洗浄機9に搬入する。第3ロボット24は第1洗浄機9から洗浄された半導体基板Wを取り上げ、第2洗浄機7に搬入し、洗浄し乾燥した半導体基板を基板載置台22上に載置する。次に、第1ロボット3は半導体基板Wを取り上げ乾燥状態膜厚測定機13で膜厚を測定し、ロードアンロード部1のアンロードポートに載置されているカセット1-1に収納する。

【0103】

上記例では図12に示す構成の基板処理装置でシード層107及びCuめっき膜層106を成膜する例を示したが、この基板処理装置では、回路パターンのコンタクトホール103又は溝104が形成された半導体基板W上にバリア層105、シード層107及びCuめっき膜層106を形成して、研磨して回路配線を形成することができる。

【0104】

バリア層105の形成前の半導体基板Wを収容したカセット1-1をロードアンロード部1のロードポートに載置する。第1ロボットでカセット1-1から半導体基板Wを取り出し、シード層成膜ユニット27に搬入し、バリア層105とシード層107の成膜を行う。バリア層105とシード層107の成膜は無電解めっき法で行い、めっき後加熱し、バリア層105及びシード層107の密着性をよくする。その後Cuめっき膜成膜ユニット2でCuめっき膜層106を成膜する。その時、めっき前後膜厚測定機12でバリア層105、シード層107の膜厚を測定する。Cuめっき膜層106の形成後の処理は、上記の図12に示す基板処理装置の処理で説明したものと同一であるから、その説明は省略する。

【0105】

図 1 3 に示す基板処理装置においても、上記のように回路パターンのコンタクトホール 1 0 3 又は溝 1 0 4 が形成された半導体基板 W 上にバリア層 1 0 5、シード層 1 0 7 及び Cu めっき膜層 1 0 6 を形成して、研磨して回路配線を形成することができる。

【0106】

第 1 ロボット 3 でロードアンロード部 1 のロードポートに載置されているカセット 1-1 から、バリア層 1 0 5 が形成されている半導体基板 W を取り出して基板載置台 2 1 に載せる。次に第 2 ロボット 2 3 は半導体基板 W をシード層成膜ユニット 2 7 に搬送し、バリア層 1 0 5 とシード層 1 0 7 を成膜する。このバリア層 1 0 5 とシード層 1 0 7 の成膜は無電解めっきで行う。第 2 ロボット 2 3 はバリア層とシード層 1 0 7 の形成された半導体基板 W をめっき前後膜厚測定機 1 2 でバリア層 1 0 5 とシード層 1 0 7 の膜厚を測定する。膜厚測定後、Cu めっき膜成膜ユニット 2 に搬入し、Cu めっき膜層 1 0 6 を形成する。Cu めっき膜層 1 0 6 の形成後の処理は、上記の図 1 3 に示す基板処理装置の処理で説明したと同じであるから、その説明は省略する。

【0107】

なお、上記実施形態例では、Cu めっき膜層 1 0 6 を形成して回路配線を形成する例を示したが、Cu めっきに限定されるものではなく、Cu 合金又はその他の金属でもよい。

【0108】

図 1 4 は、本発明に係る基板処理装置の他に他の実施形態例の平面配置構成を示す図である。本基板処理装置は、バリア層成膜ユニット 1 1 1、シード層成膜ユニット 1 1 2、めっき膜成膜ユニット 1 1 3、アニールユニット 1 1 4、第 1 洗浄ユニット 1 1 5、ベベル・裏面洗浄ユニット 1 1 6、蓋めっきユニット 1 1 7、第 2 洗浄ユニット 1 1 8、第 1 アライナ兼膜厚測定器 1 4 1、第 2 アライナ兼膜厚測定器 1 4 2、第 1 基板反転機 1 4 3、第 2 基板反転機 1 4 4、基板仮置き台 1 4 5、第 3 膜厚測定器 1 4 6、ロード／アンロード部 1 2 0、第 1 ポリッシング装置 1 2 1、第 2 ポリッシング装置 1 2 2、第 1 ロボット 1 3 1、第 2 ロボット 1 3 2、第 3 ロボット 1 3 3、第 4 ロボット 1 3 4 を配置した構成である。

【0109】

この実施形態例では、バリア層成膜ユニット111は無電解Ruめっき装置、シード層成膜ユニット112は無電解Cuめっき装置、めっき膜成膜ユニット113は電解めっき装置を用いることができる。

【0110】

図15は、本基板処理装置内での各工程の流れを示すフローチャートである。このフローチャートに従って、この装置内での各工程について説明する。まず、第1ロボット131によりロード・アンロードユニット120に載置されたカセット120aから取り出された半導体基板は、第1アライナ兼膜厚測定ユニット141内に被めっき面を上にして配され、膜厚計測を行うポジションの基準点を定めるために、膜厚計測用のノッチアライメントを行った後、Cu膜形成前の半導体基板の膜厚データを得る。

【0111】

次に、半導体基板は、第1ロボット131により、バリア層成膜ユニット111へ搬送される。このバリア層成膜ユニット111は、無電解Ruめっきにより半導体基板上にバリア層を形成する装置で、半導体装置の層間絶縁膜（例えば、 SiO_2 ）へのCu拡散防止膜としてRuを成膜する。洗浄、乾燥工程を経て払い出された半導体基板は、第1ロボット131により第1アライナ兼膜厚測定ユニット141に搬送され、半導体基板の膜厚、即ちバリア層の膜厚を測定される。

【0112】

膜厚測定された半導体基板は、第2ロボット132でシード層成膜ユニット112へ搬入され、前記バリア層上に無電解Cuめっきによりシード層が成膜される。洗浄、乾燥工程を経て払い出された半導体基板は、第2ロボット133により含浸めっきユニットであるめっき膜成膜ユニット113に搬送される前に、ノッチ位置を定めるために第2アライナ兼膜厚測定器142に搬送され、Cuめっき用のノッチのアライメントを行う。ここで、必要に応じてCu膜形成前の半導体基板の膜厚を再計測してもよい。

【0113】

ノッチアライメントが完了した半導体基板は、第3ロボット133によりめっき膜成膜ユニット113へ搬送され、Cuめっきが施される。洗浄、乾燥工程を経て払い出された半導体基板は、第3ロボット133により半導体基板端部の不要なCu膜（シード層）を除去するためにベベル・裏面洗浄ユニット116へ搬送される。ベベル・裏面洗浄ユニット116では、予め設定された時間でベベルのエッチングを行うとともに、半導体基板裏面に付着したCuをフッ酸等の薬液により洗浄する。この時、ベベル・裏面洗浄ユニット116へ搬送する前に第2アライナ兼膜厚測定器142にて半導体基板の膜厚測定を実施してめっきにより形成されたCu膜厚の値を得ておき、その結果により、ベベルのエッチング時間を任意に変えてエッチングを行っても良い。

【0114】

ベベル・裏面洗浄ユニット116で洗浄、乾燥工程を経て払い出された半導体基板は、第3ロボット133で基板反転機143に搬送され、該基板反転機143にて反転され、被めっき面を下方に向けた後、第4ロボット134により配線部を安定化させるためにアニールユニット114へ投入される。アニール処理前及び／又は処理後、第2アライナ兼膜厚測定ユニット142に搬入し、半導体基板に形成された、銅膜の膜厚を計測する。この後、半導体基板は第4ロボット134により、第1ポリッシング装置121に搬入され、半導体基板のCu層、シード層の研磨を行う。

【0115】

この際、砥粒等は所望のものが用いられるが、ウディッシングを防ぎ、表面の平面度を出すために、固定砥粒を用いることもできる。第1ポリッシング終了後、半導体基板は第4ロボットにより第1洗浄ユニット115に搬送され、洗浄される。この洗浄は、半導体基板直径とほぼ同じ長さを有するロールを半導体基板の表面と裏面に配し、半導体基板及びロールを回転させつつ、純水又は脱イオン水を流しながら洗浄するスクラブ洗浄である。

【0116】

第1の洗浄終了後、半導体基板は第4ロボット134により第2ポリッシング装置122に搬入され、半導体基板上のバリア層が研磨される。この際、砥粒等

は所望のものが用いられるが、ウディッシングを防ぎ、表面の平面度を出すために、固定砥粒を用いることもできる。第2ポリッシング終了後、半導体基板は第4ロボット134により、再度第1洗浄ユニット115に搬送され、スクラブ洗浄される。洗浄終了後、半導体基板は第4ロボット134により第2基板反転機144に搬送され反転されて、被めっき面を上方に向けられ、更に第3ロボットにより基板仮置き台145に置かれる。

【0117】

半導体基板は、第2ロボット132により基板仮置き台145から蓋めっきユニット117に搬送され、Cuの大気による酸化防止を目的にCu面上にニッケル・ボロンめっきを行う。蓋めっきが施された半導体基板は、第2ロボット132により蓋めっきユニット117から第3膜厚測定器146に搬入され、銅膜厚が測定される。その後、半導体基板は第1ロボット131により第2洗浄ユニット118に搬入され、純水又は脱イオン水により洗浄される。洗浄が終了した半導体基板はロードアンロード部120に載置されたカセット120a内に戻される。

【0118】

アライナ兼膜厚測定器141及びアライナ兼膜厚測定器142は、基板ノッチ部分の位置決め及び膜厚の測定を行う。このアライナ兼膜厚測定器142の概略図を図16、図17に示す。このアライナ兼膜厚測定器142における半導体基板の動きを示すフローチャートを図18に示す。

【0119】

アライナ兼膜厚測定器142では、半導体基板Wを回転させながら、フォトマイクロセンサ142-1によりノッチWaを検出し、任意の位置へノッチWaの位置決めを行う。例えば、ノッチWa位置を検出することで膜厚計測ポイントの基準位置を定めて、処理前と処理後の計測ポイントがずれないようにしたり、めっき装置搬入時の、半導体基板の載置方向を揃えることができる。

【0120】

装置構成としては、回転可能真空チャック142-4、リフト142-2及びノッチ検出用のフォトマイクロセンサ142-1、膜厚計測用の渦電流センサ1

42-3等を具備する。第2ロボットハンド132のハンド132-1により半導体基板Wを搬入する。アライナ兼膜厚測定器142はリフト142-2を上昇させその半導体基板をリフト142-2に移載する。第2ロボット132のハンド132-1を退避させ、リフトを下降させる。これにより半導体基板Wを真空チャック上142-4上に搭載する。

【0121】

その後、真空チャック142-4は、回転しながら、フォトマイクロセンサ142-1によりノッチWaを検出し、その後の処理に応じた任意の位置へノッチWaを位置決めする。また、必要に応じて渦電流センサ142-3で半導体基板Wの任意ポイントの膜厚を計測する。その後、めっき処理装置投入時に、めっきユニット113内での半導体基板WのノッチWa位置が定位置になる位置に位置決めする。その後、真空チャックをOFFとし、リフト142-2を上昇させることにより半導体基板Wを移載させ、第3ロボット133のハンド133-1を挿入し、リフト142-2を下降させ、該半導体基板Wをハンド133-1に移載し、半導体基板Wは取り出す。

【0122】

なお、図16、図17において、142-6は真空ポンプであり、ロータリージョイント142-5を介して真空チャック142-4の吸着穴に接続されている。142-7は真空チャック142-4を回転するモータ、142-9は渦電流センサ142-3が取付けられたアーム142-8を回動させるモータ、142-10はリフト142-2を上下動させるアクチュエータである。また、142-11は半導体基板Wの仮置台である。また、アライナ兼膜厚測定器141の構成及び動作はアライナ兼膜厚測定器142と同じなのでその説明は省略する。

【0123】

無電解Ruめっき装置であるバリア層成膜ユニット111へ受け渡された半導体基板Wは、まず、触媒としてPdが付与される。Pdは半導体基板Wに30ml程度付与され、処理時間は約1分間程度である。半導体基板Wを水洗した後、活性化処理のため、半導体基板Wは塩酸で処理される。この際、塩酸は100ml/L程度の濃度で、液量30ml程度、処理時間約1分程度である。再度半導

体基板Wを水洗した後、無電解Ruめっきを行う。ルテニウムめっき液は、 $RuCl_3 \cdot xH_2O$ が用いられる。基板面温度約85℃で、約10分程度処理される。その時の成膜レートは約2nm/分となる。こうして、バリア層が形成し、水洗、スピン乾燥工程を経て完了となる。上記の工程でSiO₂上に約20nmのRuを無電解めっきで得られる。

【0124】

シード層成膜ユニット112である無電解Cuめっきは、上記無電解Ruめっきユニットと同様の装置を用いることができる。図23は無電解Cuめっきユニットの構成例を示す図である。図示するように、無電解Cuめっきユニットであるシード層成膜ユニット112は回転可能な基板保持手段112-1を具備し、該基板保持手段112-1の上面には半導体基板Wが被めっき面を上向きに、その外周部をめっき液保持部材112-2でシールされて保持されている。また、半導体基板Wに被めっき面に対向して無電解めっき液を供給するシャワーヘッド112-3が配置されている。また、洗浄液供給ノズル112-4、めっき液回収ノズル112-5が配置されている。また、112-6は回収容器、112-7は基板保持手段112-1を回転させるモータである。

【0125】

上記構成のシード層成膜ユニット112において、裏面ヒータ112-8によって半導体基板W自体を直接加熱し、例えば70℃に維持する。シャワーヘッド112-3から例えば50℃に加熱されためっき液を噴出して半導体基板Wの表面の略全体にめっき液を注ぐ。供給するめっき液の量は半導体基板Wの表面に1mm厚となる程度とする。そしてモータ112-7により半導体基板Wを瞬時回転させて被めっき面に均一な液濡れを行い、その後半導体基板Wを静止した状態で被めっき面にめっき膜を形成する。

【0126】

上記めっき処理が完了した後、めっき回収ノズル112-5の先端を半導体基板Wの表面周縁部のめっき液保持部材112-2内側近傍に下降し、めっき液を吸込む。この時半導体基板Wを例えば100rpm以下の回転速度で回転させれば、半導体基板W上面残った液を遠心力によりめっき液保持部材112-2に集

めることができ、効率良く、且つ高い回収率でめっき液の回収ができる。

【0127】

そして基板保持手段112-1を下降して半導体基板Wをめっき液保持部材112-2から離し、半導体基板Wの回転を開始し、洗浄液供給ノズル112-4から洗浄液（超純水）を半導体基板Wの被めっき面に噴射して被めっき面を冷却すると同時に希釈化・洗浄することで無電解めっき反応を停止させる。次に、モータ112-7により半導体基板Wを高速回転してスピン乾燥した後、該半導体基板Wを基板保持手段112-1から取出す。

【0128】

上記無電解めっき液としては、 $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ に錯化剤としてEDTA・4Na、還元剤としてHCHOを含み、pH調整用のアルカリとしてNaOHをpHが12.5になるように含み、さらに α 、 α' -ジピリジルを含んでいる。めっき温度は40～80℃程度である。

【0129】

ベベル・裏面洗浄ユニット116は、エッジ（ベベル）Cuエッチングと裏面洗浄が同時に行え、また基板表面の回路形成部の銅の自然酸化膜の成長を抑えることが可能である。図19に、ベベル・裏面洗浄ユニット116の概略図を示す。図19に示すように、有底円筒状の防水カバー220の内部に位置して基板Wをフェイスアップでその周縁部の円周方向に沿った複数箇所でスピンチャック221により水平に保持して高速回転させる基板保持部222と、この基板保持部222で保持された基板Wの表面側のほぼ中央部上方に位置してセンタノズル224が、周縁部の上方に位置してエッジノズル226がそれぞれ下向きで配置され、更に基板Wの裏面側のほぼ中央部の下方に位置してバックノズル228がそれぞれ上向きで配置されている。前記エッジノズル226は基板Wの直径方向及び高さ方向を移動自在に構成されている。

【0130】

このエッジノズル226の移動幅Lは、基板の外周端面から中心部方向に任意の位置決めが可能になっていて、基板wの大きさや使用目的等に合わせて、設定値の入力を行う。通常、2mmから5mmの範囲でエッジカット幅Cを設定し、

裏面から表面への液の回り込み量が問題にならない回転数以上であれば、その設定されたカット幅C内の銅膜を除去することができる。

【0131】

次に、この洗浄装置による洗浄方法について説明する。まず、基板をスピンドル221を介して基板保持部222で水平に保持した状態で、半導体基板Wを基板保持部222と一体に水平回転させる。この状態で、センタノズル224から基板Wの表面側の中央部に酸溶液を供給する。この酸溶液としては非酸化性の酸であればよく、例えばフッ酸、塩酸、硫酸、クエン酸、蔞酸等を用いる。一方、エッジノズル226から基板Wの周縁部に酸化剤溶液を連続的または間欠的に供給する。この酸化剤溶液としては、オゾン水、過酸化水素水、硝酸水、次亜塩素酸ナトリウム水等のいずれかか、それらの組み合わせを用いる。

【0132】

これにより、半導体基板Wの周縁部Cの領域では上面及び端面に成膜された銅膜等は酸化剤溶液で急速に酸化され、同時にセンタノズル224から供給されて基板の表面全面に広がる酸溶液によってエッチングされ溶解除去される。このように、基板周縁部で酸溶液と酸化剤溶液を混合させることで、予めそれらの混合水をノズルから供給するのに比べて急峻なエッチングプロファイルを得ることができる。このときそれらの濃度により銅のエッチングレートが決定される。また、基板の表面の回路形成部に銅の自然酸化膜が形成されていた場合、この自然酸化物は基板の回転に伴って基板の表面全面に亘って広がる酸溶液で直ちに除去されて成長することはない。なお、センタノズル224からの酸溶液の供給を停止した後、エッジノズル226からの酸化剤溶液の供給を停止することで、表面に露出しているシリコンを酸化して、銅の付着を抑制することができる。

【0133】

一方、バックノズル228から基板の裏面中央部に酸化剤溶液とシリコン酸化膜エッチング剤とを同時または交互に供給する。これにより半導体基板Wの裏面側に金属状で付着している銅等を基板のシリコンごと酸化剤溶液で酸化しシリコン酸化膜エッチング剤でエッチングして除去することができる。なおこの酸化剤溶液としては表面に供給する酸化剤溶液と同じものにする方が薬品の種類を少な

くする上で好ましい。またシリコン酸化膜エッチング剤としては、フッ酸を用いることができ、基板の表面側の酸溶液もフッ酸を用いると薬品の種類を少なくすることができる。これにより、酸化剤供給を先に停止すれば疎水面が得られ、エッチング剤溶液を先に停止すれば飽水面が得られて、その後のプロセスの要求に応じた裏面に調整することもできる。

【0134】

このように酸溶液すなわちエッチング液を基板に供給して、基板W表面に残留する金属イオンを除去した後、更に純水を供給して、純水置換を行ってエッチング液を除去し、その後、スピン乾燥を行う。このようにして半導体基板表面の周縁部のエッジカット幅C内の銅膜の除去と裏面の銅汚染除去を同時に行って、この処理を例えば80秒以内に完了させることができる。なお、エッジのエッチングカット幅が任意(2mm~5mm)に設定することが可能であるが、エッチングに要する時間はカット幅に依存しない。

【0135】

めっき後のCMP工程前に、アニール処理を行うことが、この後のCMP処理や配線の電気特性に対して良い効果を示す。アニール無しでCMP処理後に幅の広い配線(数 μ m単位)の表面を観察するとマイクロボイドのような欠陥が多数見られ、配線全体の電気抵抗を増加させたが、アニールを行うことでこの減少は改善された。アニール無しの場合に、細配線にはボイドが見られなかったことより、粒成長の度合いが関わっていることが考えられる。つまり、細い配線では粒成長が起りにくい、幅の広い配線では粒成長に伴い、アニール処理に伴うグレイン成長の過程で、めっき膜中のSEMでも見えないほどの超微細ボアが集結しつつ上へ移動することで配線上部にマイクロボイド様の凹みが生じたという推測ができる。アニールユニット114のアニール条件としては、ガスの雰囲気は水素を添加(2%以下)、温度は300~400℃程度で1~5分間で上記の効果が得られた。

【0136】

上記構成の基板処理装置の特徴を列記する下記ようになる。

各ユニット内で、前処理・洗浄・乾燥までが行え、次の工程に汚染物質を持ち

込まない。

【0137】

本装置に搭載している各ユニットでは、さまざまな薬液を使用している。また、同一ユニットであっても、プロセスの違いによって、異なる薬液が選択されることもある。異なった薬液が混合すると、薬液の処理効果に変化したり、化合物の結晶が析出して、処理中の基板に影響するばかりでなく、その後に入ってくる次半導体基板のプロセス処理に影響を及ぼすことも考えられる。また、搬送手段がロボットハンドであった場合においては、ハンドが汚染されるので、基板には搬送のたびに、さまざまな薬液が付着することになる。

【0138】

そのため、本装置においては、次のユニット、つまり、半導体製造装置の次工程に移る前に、ユニット内で、半導体基板に処理薬液を残さない処理を施してから搬出することで、薬液を別ユニットへ持ち込まないことを特徴としている。例えば、バリア層の成膜工程である無電解めっきユニットから、配線埋め込みのためのめっき工程を実施する電解めっきユニットへ基板を移す際は、無電解めっきユニット内で、洗浄処理、乾燥処理を経ることで、アルカリ性の無電解めっき液を酸性のめっき液を扱う電解めっきユニットへは持ち込まないようにしている。

【0139】

また、めっき工程からCMP工程へ移る際は、電解めっきユニット内で、CMPへ酸性のめっき液を持ち込まないようにめっきユニット内では、めっき処理のほか、洗浄処理、乾燥処理の実施を行っている。

【0140】

また、配線埋め込みのためのめっき工程を実施する電解めっきユニットでは、界面活性材や、プレコート等の処理が可能であることが特徴である。このことにより、電解めっき直前に前処理が行えるため、微細孔への液入れが改善される。また、洗浄機構やスピンドライ機構を有しているため、セル間移動のときの半導体基板Wを液きりあるいは乾燥といった所望の湿潤状態にできる。とくに、この洗浄機構とスピンドライ機構は、半導体基板の洗浄と乾燥のみならず、シール材やカソード接点も同様に洗浄、乾燥が行えるため、これらの消耗部材の交換頻度

が著しく少なくなり、装置全体の連続稼動時間が増す効果がある。

【0141】

フレキシブルなユニットの搭載、プロセスの構築が短期間で可能である。図20、図21、図22は基板処理装置の各搭載ユニットの相互に入れ替え自在にした構成例を示す図である。図20(a)、(b)は本基板処理装置を構成する各ユニットを搭載する台板の平面図、同図(c)は正面図、同図(d)は(b)のA-A断正面図であり、図21(a)は本基板処理装置の各ユニット正面図、同図(b)は(a)のB-B断正面図であり、図22(a)は本基板処理装置の各ユニットを台板に搭載した状態を示す正面図、同図(b)は(a)のC-C断正面図である。

【0142】

図示するように、本基板処理装置の各ユニット301を搭載する台板300の上面には各ユニット301の間口寸法Dより狭い間隔で、2本のレール(例えば、SUS材からなる)302、302が平行に台板300に埋め込み配置(台板300の上面とレール302、302の上面が略同一高さ)されており、その中間に1本のガイド棒(例えばナイロン樹脂材からなる)303が台板300上面より突出して配置されている。また、各ユニット301の底は2重底のようになっていて、上底部305には4個のローラ304がねじ308で取付けられていると共に、下底部306にはガイド棒303に係合する溝307が設けられている。各ローラ304はねじ308でその高さが調整できるよになっている。

【0143】

ねじ308を調整し、各ローラ304の底部が下底部306から若干(例えば1mm程度)突出する状態に調整する。この状態でユニット301の下底部306の溝307にガイド棒303に係合するようにユニット301を挿入するとユニット301はガイド棒に案内されて所定の位置に収まる。この状態では図22(a)に示すように下底部306と台板300の上面の間にはローラ304の突出分に相当する間隔dがある。各ユニット301が所定の位置に収まった状態で各ねじ308を緩め、各ローラ304を引っ込めることにより、ユニット301の下底部306は台板300上面に当接する(図示は省略)。この状態で図示し

ない固定ビスで、各ユニット301を台板300に固定する。

【0144】

各ユニットは搬送ロボット131～134（図14参照）の方向におおのの搬入、搬出口が向かうように搭載されている。その時のユニット300の、ロボット面側の幅即ち、間口寸法Dは同一サイズとなっている。搭載時は、上記のように本装置の台板300のユニット搭載面にレール302、302に沿って挿入することにより、容易に搭載することができる。また、搭載されたユニット301を装置本体から取り外す際は逆方向へ引くようにすれば良い。

【0145】

半導体製造の分野においては、技術の革新は日進月歩であるが、上記のように装置を構成する各ユニット301を容易に交換できる構造にすることによって、装置全体を入れ替えること無く、一部のユニット301を新たなユニットと容易に交換することで、装置全体の機能の更新が短期間、低コストで対応できる。また、このようなユニット301交換を前提に、制御系も容易に対応できるように設計になっている。本装置においては、搭載されたユニット301に対して、プロセス処理の実施／未実施（ユニットのスキップ機能）また半導体基板Wの処理経路（ユニットの使用順序）を自在に設定することが可能である。よって、ユニットが交換されたときのみならず、異なったプロセスで処理したい場合において装置機能が柔軟に対応することが可能となる。

【0146】

【発明の効果】

以上、説明したように各請求項に記載の発明によれば下記のような優れた効果が得られる。

【0147】

請求項1に記載の発明によれば、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板に、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が1つの装置で連続してできるから、それぞれの処理工程を別々の装置で行なう場合に比較し、全体がコンパクトになり、広い設置スベ

ースを必要とせず、装置のイニシャルコスト、ランニングコストを低くでき、且つ短い処理時間で回路配線を形成できる。

【0148】

請求項2に記載の発明によれば、表面に配線パターン用の溝及び／又は穴が形成された半導体基板に、バリア層、給電シード層及び金属めっき膜層を施し、該バリア層、給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が1つの装置で連続してできるから、それぞれの処理工程を別々の装置で行なう場合に比較し、全体がコンパクトになり、広い設置スペースを必要とせず、装置のイニシャルコスト、ランニングコストを低くでき、且つ短い処理時間で回路配線を形成できる。

【0149】

請求項3及び4に記載の発明によれば、膜厚測定部及び残膜測定部で測定した膜厚、残膜や、各層のイニシャルの膜厚の測定結果を記録することにより、各処理工程の良否状態や、回路配線形成処理の終了した半導体基板の良否等を判断するデータとして利用することができる。

【0150】

請求項5及び11に記載の発明によれば、基板処理プロセスの変更に容易に対応でき、基板処理装置全体の機能の更新が短時間に低コストで対応できる基板処理装置を提供できる。

【0151】

請求項12に記載の発明によれば、基板保持部で半導体基板を上向きに保持した状態で、被めっき面と電極アーム部のアノードとの間にめっき液を満たしてめっき処理を行い、めっき処理後に、被めっき面と電極アーム部のアノードとの間のめっき液を抜くと共に、電極アーム部を上昇させて被めっき面を解放させることで、基板保持部で半導体基板を保持したまま、めっき処理の前後にめっきに付帯した前処理や洗浄・乾燥処理といった他の処理を行なうことができる。

【0152】

請求項13に記載の発明によれば、めっきユニットでプレコード処理、めっき処理、水洗処理ができるので時間効率がよい。

【0153】

請求項14に記載の発明によれば、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層及び給電シード層が順次形成された半導体基板に、金属めっき膜層を施し、該金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が連続してできるから、短い処理時間で回路配線を形成できる。

【0154】

請求項15に記載の発明によれば、表面に配線パターン用の溝及び／又は穴が形成されその上にバリア層が形成された半導体基板に、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が連続してできるから、短い処理時間で回路配線を形成できる。

【0155】

請求項16に記載の発明によれば、表面に配線パターン用の溝及び／又は穴が形成された半導体基板に、バリア層、給電シード層及び金属めっき膜層を施し、該給電シード層及び金属めっき膜層を研磨除去し、洗浄乾燥して回路配線を形成する処理が連続してできるから、短い処理時間で回路配線を形成できる。

【図面の簡単な説明】

【図1】

図1(a)乃至(c)は半導体基板上に回路配線を形成する説明図である。

【図2】

本発明に係る半導体基板処理装置の平面構成を示す図である。

【図3】

本発明に係る半導体基板処理装置の研磨テーブル及びトップリング部分の概略構成を示す図である。

【図4】

本発明に係る半導体基板処理装置の洗浄機の概略構成例を示す図である。

【図5】

本発明に係る半導体基板処理装置の研磨テーブル洗浄機の概略構成例を示す図である。

【図 6】

本発明に係る半導体基板処理装置のロボットを示す図で、図 6 (a) は外観を示す図、図 6 (b)、(c) はロボットハンドの平面、断面を示す図である。

【図 7】

本発明に係る半導体基板処理装置の Cu めっき膜成膜ユニットの平面構成を示す図である。

【図 8】

図 7 の A - A 断面図である。

【図 9】

本発明に係る半導体基板処理装置の Cu めっき膜成膜ユニットの基板保持部及びカソード部の断面構成を示す図である。

【図 1 0】

本発明に係る半導体基板処理装置の Cu めっき膜成膜ユニットの電極アーム部の断面構成を示す図である。

【図 1 1】

本発明に係る半導体基板処理装置の平面構成を示す図である。

【図 1 2】

本発明に係る半導体基板処理装置の平面構成を示す図である。

【図 1 3】

本発明に係る半導体基板処理装置の平面構成を示す図である。

【図 1 4】

本発明に係る半導体基板処理装置の平面構成を示す図である。

【図 1 5】

図 1 4 に示す半導体基板処理装置内での各工程の流れを示す図である。

【図 1 6】

本発明に係る半導体基板処理装置のアライナ兼膜厚測定器の概略平面構成を示す図である。

【図 1 7】

本発明に係る半導体基板処理装置のアライナ兼膜厚測定器の側面構成を示す図

である。

【図 1 8】

図 1 6、図 1 7 に示すアライナ兼膜厚測定器における半導体基板の動きを示す図である。

【図 1 9】

本発明に係る半導体基板処理装置のヘベル・裏面洗浄ユニットの概略構成を示す図である。

【図 2 0】

本発明に係る半導体基板処理装置の各搭載ユニットを載置する台板構成例を示す図である。

【図 2 1】

本発明に係る半導体基板処理装置の各搭載ユニットの概略正面構成例を示す図である。

【図 2 2】

本発明に係る半導体基板処理装置の各搭載ユニットの搭載概略正面構成例を示す図である。

【図 2 3】

本発明に係る半導体基板処理装置のシード層成膜ユニットの構成例を示す図である。

【図 2 4】

半導体基板のベベルエッチング処理をせずにCMPを行いヘベル部にシード層やバリア層が残った状態を示す図である。

【符号の説明】

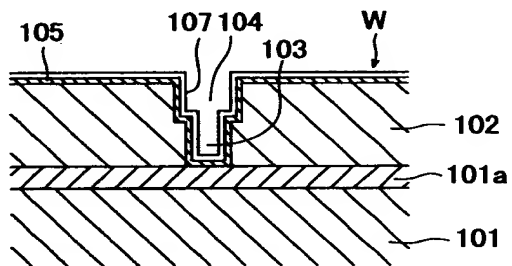
- | | |
|---|--------------|
| 1 | ロードアンロード部 |
| 2 | Cuめっき膜成膜ユニット |
| 3 | 第1ロボット |
| 4 | 第3洗浄機 |
| 5 | 反転機 |
| 6 | 反転機 |

7	第2洗浄機
8	第2ロボット
9	第1洗浄機
10	第1ポリッシング装置
11	第2ポリッシング装置
12	めっき前後膜厚測定機
13	乾燥状態膜厚測定機
14	窒素ガス供給源
15	純水供給源
16	レギュレータ
17	レギュレータ
18	エアオペレータバルブ
19	エアオペレータバルブ
21	基板載置台
22	基板載置台
23	第2ロボット
24	第3ロボット
25	プッシャーインデクサー
26	膜厚測定機
27	シード層成膜ユニット
28	調温流体配管
111	バリア層成膜ユニット
112	シード層成膜ユニット
113	めっき膜成膜ユニット
114	アニールユニット
115	第1洗浄ユニット
116	ヘベル・裏面洗浄ユニット
117	蓋めつきユニット
118	第2洗浄ユニット

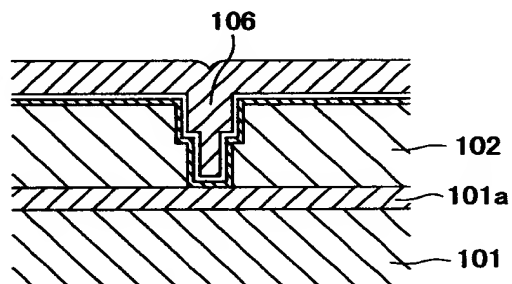
120	ロード／アンロード部
121	第1ポリッシング装置
122	第2ポリッシング装置
131	第1ロボット
132	第2ロボット
133	第3ロボット
134	第4ロボット
141	第1アライナ兼膜厚測定器
142	第2アライナ兼膜厚測定器
143	第1基板反転機
144	第2基板反転機
145	基板仮置き台
146	膜厚測定器

【書類名】 図面

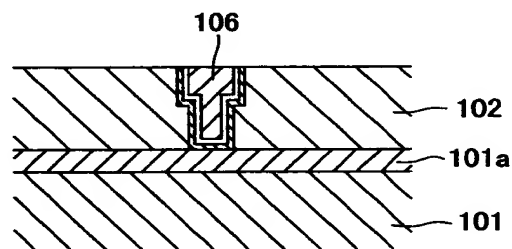
【図 1】



(a)



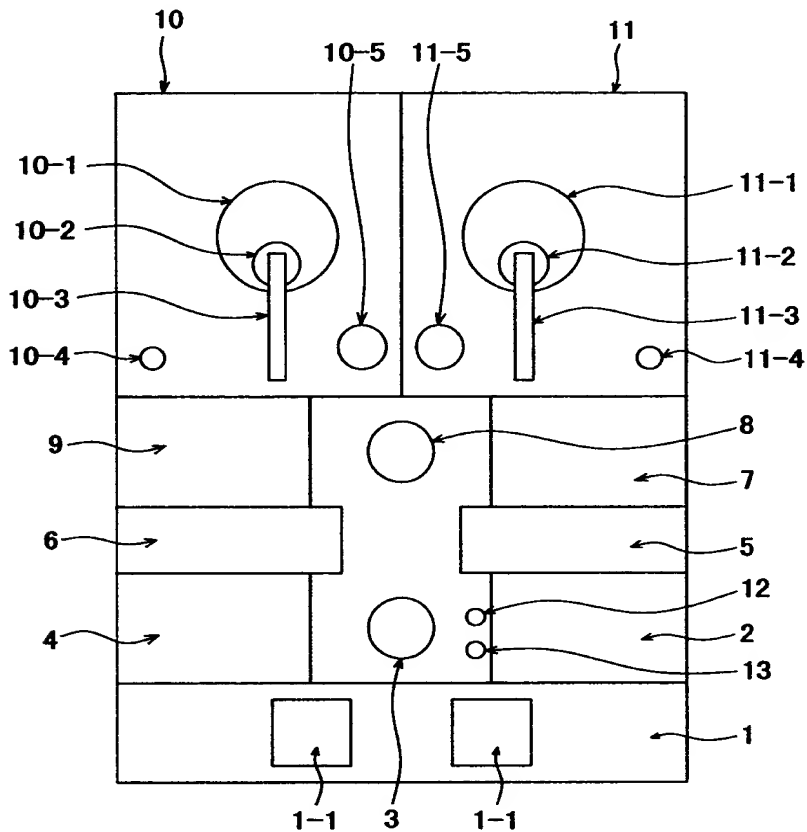
(b)



(c)

半導体基板上に回路配線を形成する説明図

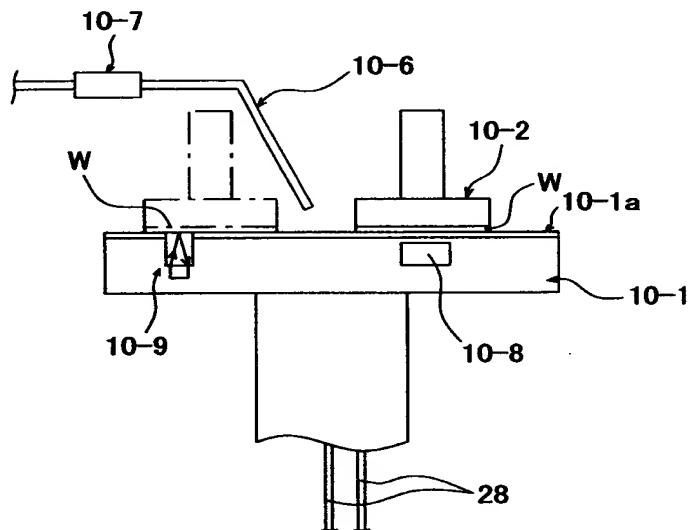
【図2】



- | | |
|-----------------|----------------|
| 1: ロードアンロード部 | 8: 第2ロボット |
| 2: Cuめっき膜成膜ユニット | 9: 第1洗浄機 |
| 3: 第1ロボット | 10: 第1ポリッシング装置 |
| 4: 第3洗浄機 | 11: 第2ポリッシング装置 |
| 5: 反転機 | 12: めっき前後膜厚測定機 |
| 6: 反転機 | 13: 乾燥状態膜厚測定機 |
| 7: 第2洗浄機 | |

本発明に係る半導体基板処理装置の平面構成

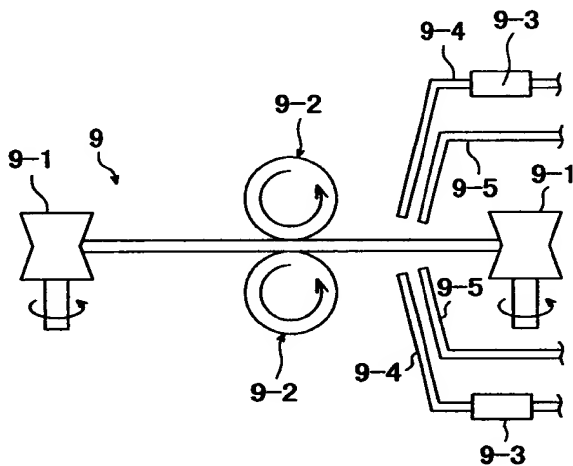
【図 3】



10: 第1ポリッシング装置
28: 調温流体配管

研磨テーブル及びトップリング部分の概略構成

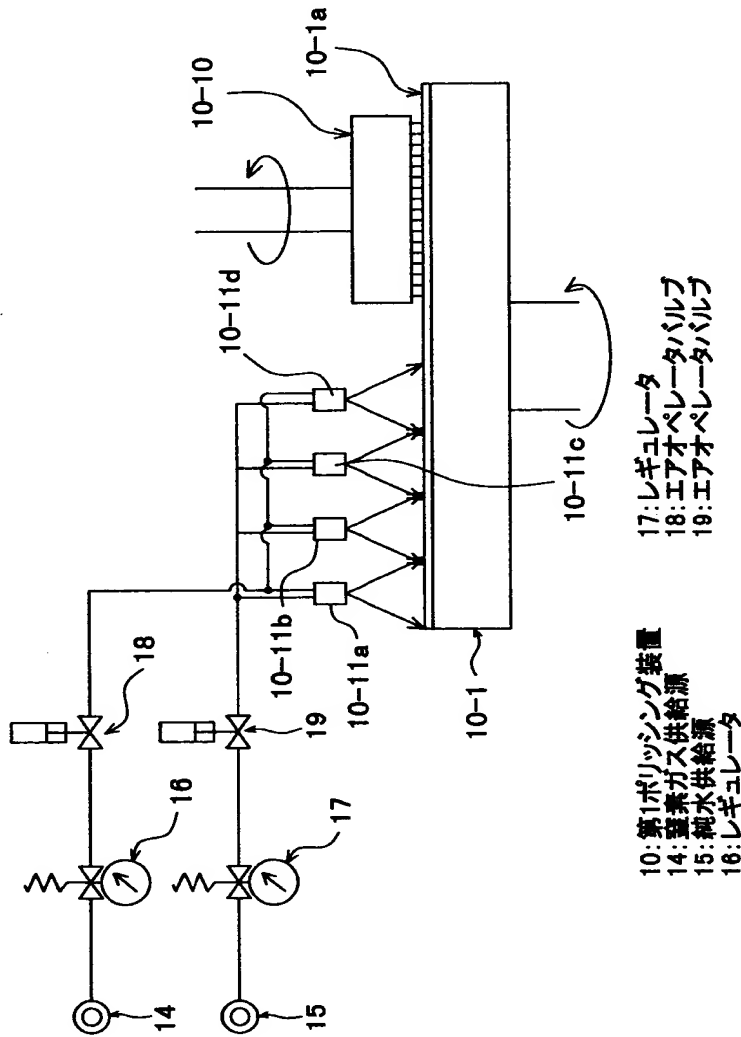
【図 4】



9: 第1洗浄機

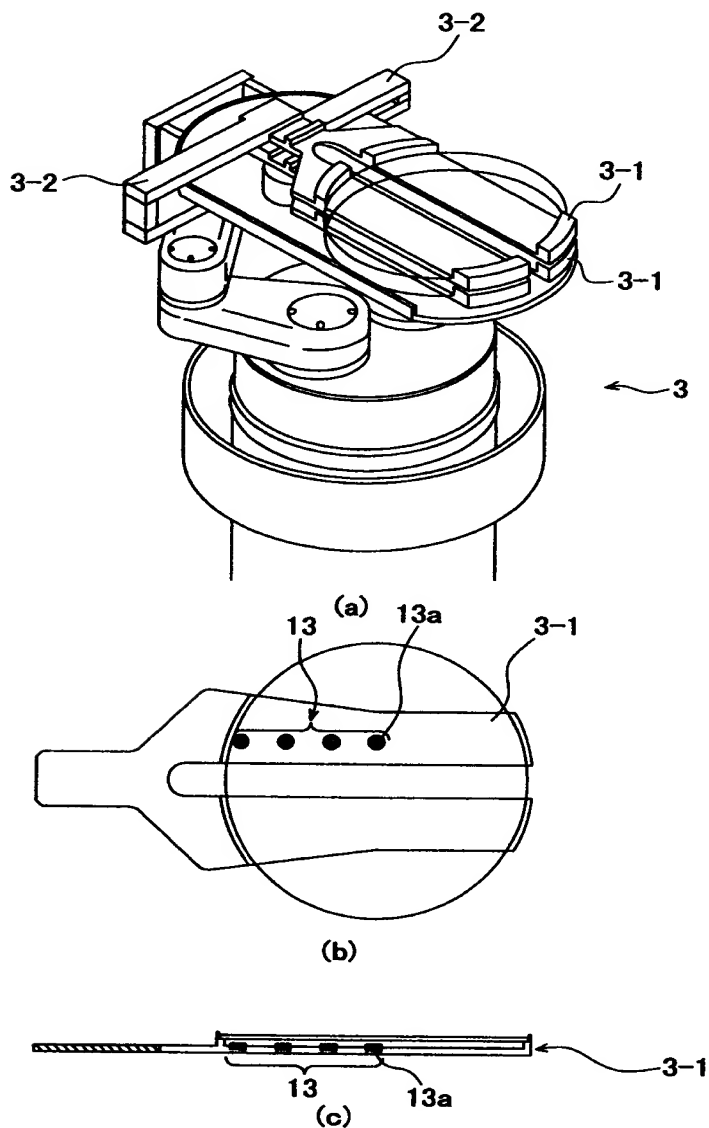
本発明に係る半導体基板処理装置の洗浄機の構成例

【図 5】



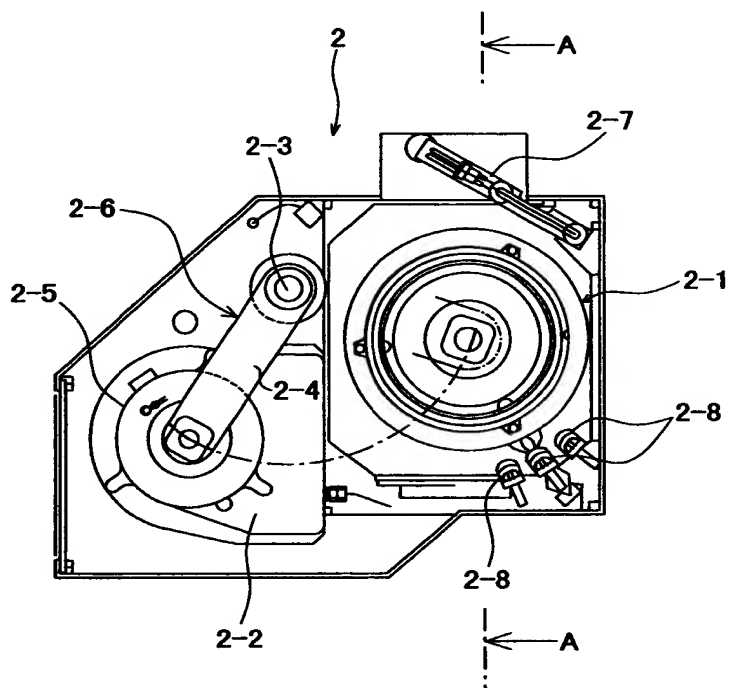
本発明に係る半導体基板処理装置の研磨テーブル洗浄機の概略構成例

【図 6】



本発明に係る半導体基板処理装置のロボットを示す図

【図 7】



Cuめっき膜成膜ユニットの平面構成

【図 8】

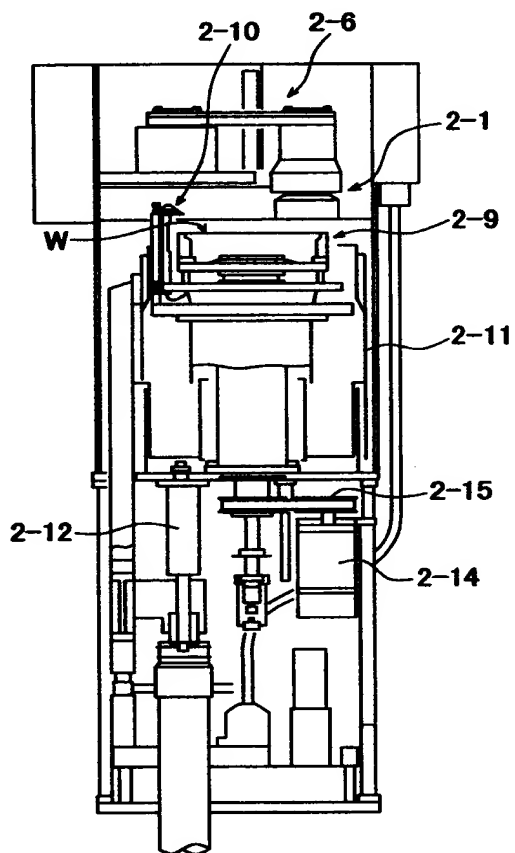
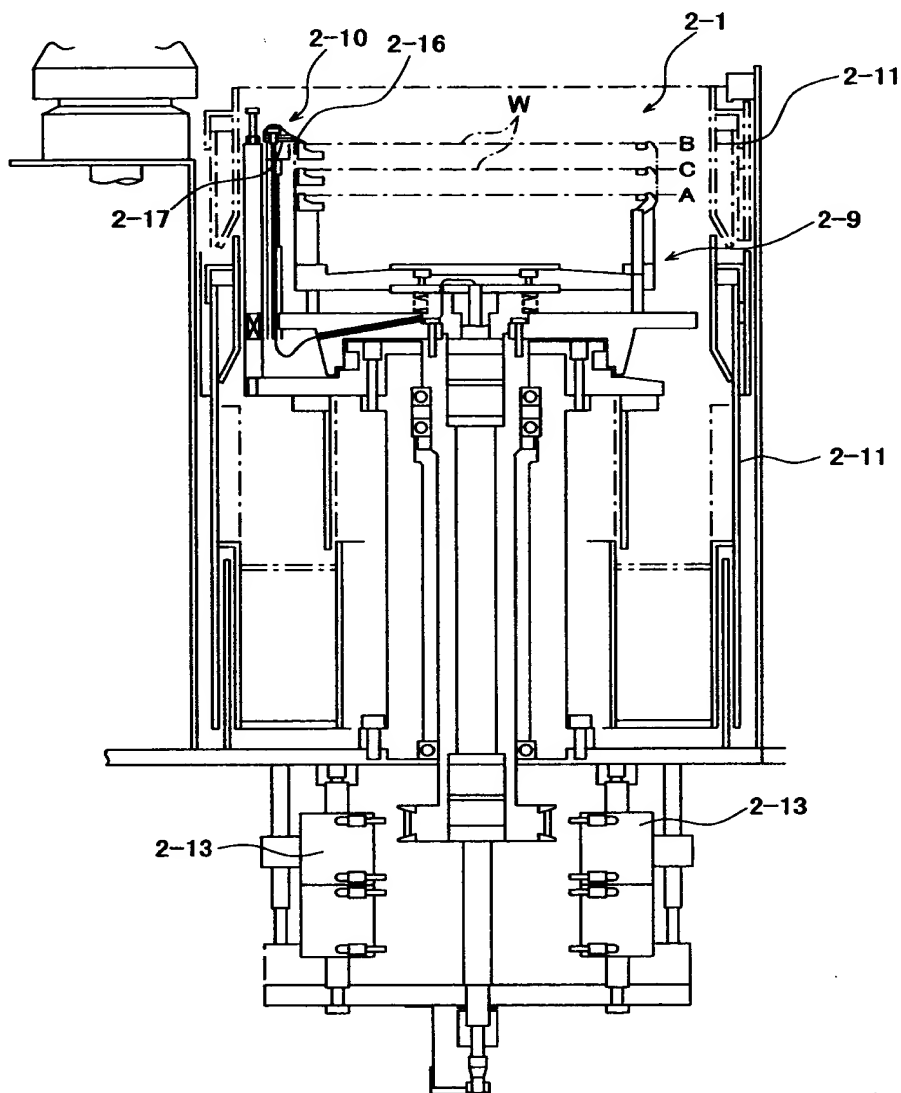


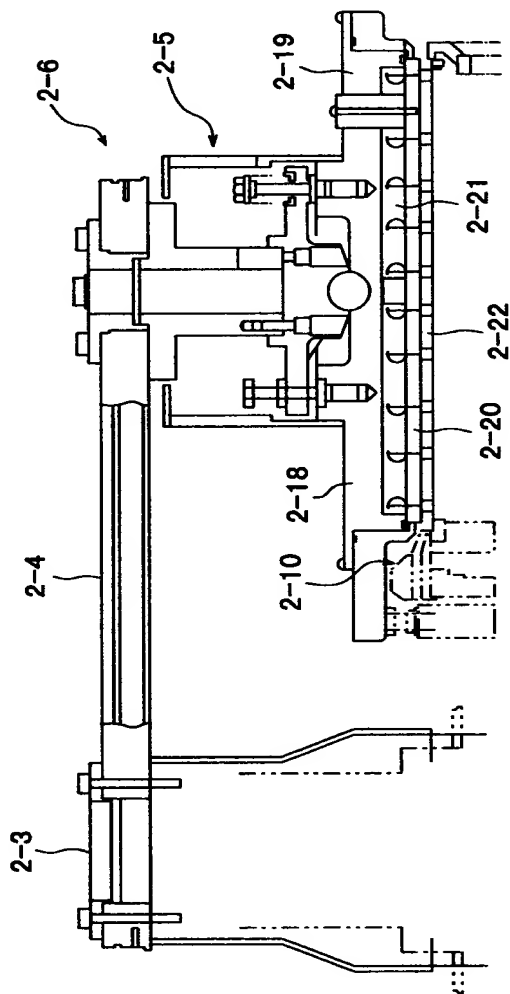
図7のA-A断面図

【図9】



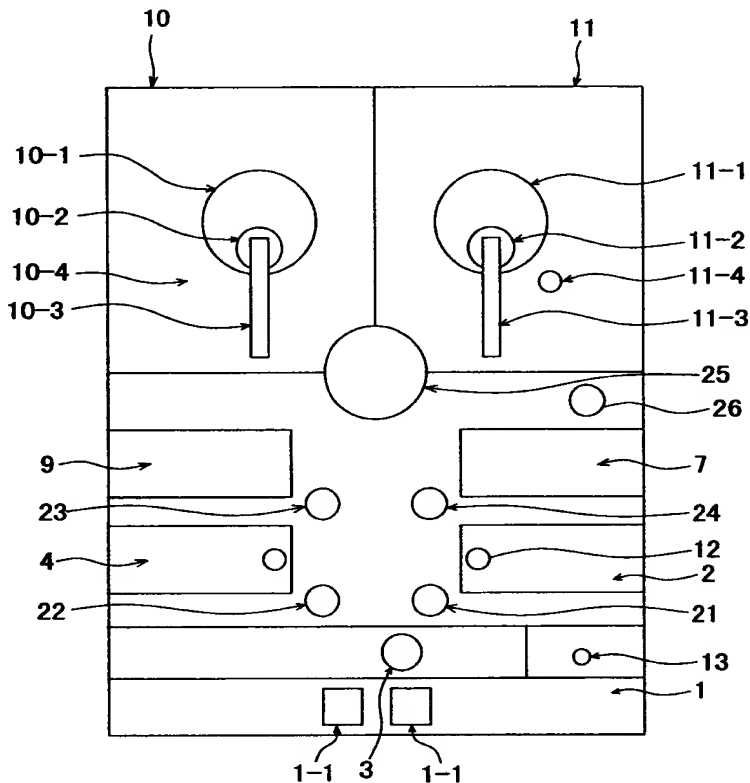
Cuめっき膜成膜ユニットの基板保持部及びカソード部の断面構成

【図10】



本発明に係る半導体基板処理装置のCuめっき膜成膜ユニットの電極アーム部の断面構成

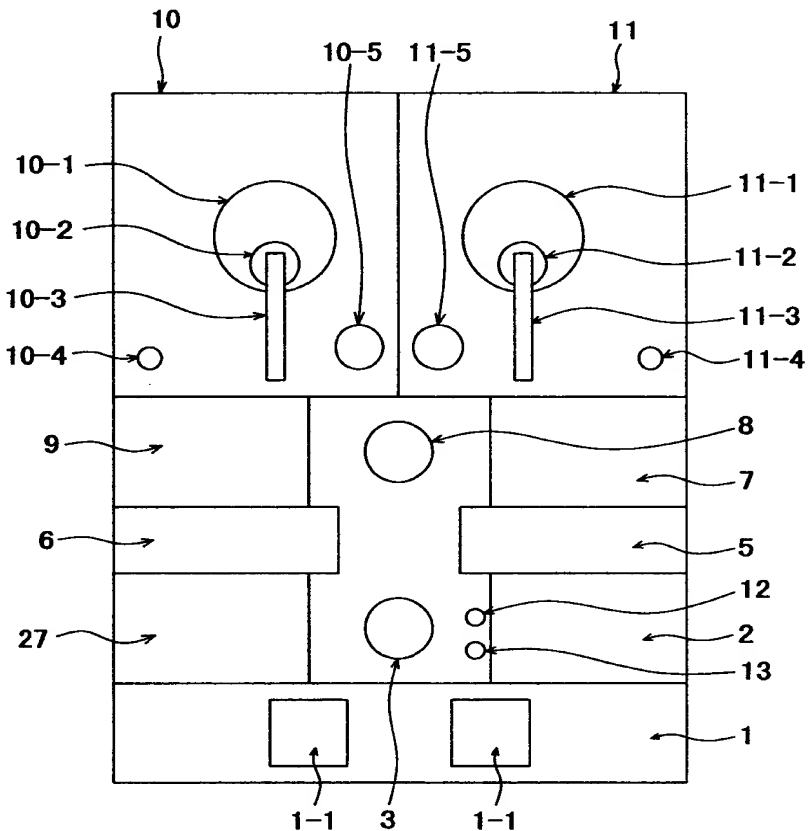
【図11】



- | | | |
|-----------------|----------------|-----------------|
| 1: ロードアンロード部 | 9: 第1洗浄機 | 21: 基板載置台 |
| 2: Cuめっき膜成膜ユニット | 10: 第1ポリッシング装置 | 23: 第2ロボット |
| 3: 第1ロボット | 11: 第2ポリッシング装置 | 24: 第3ロボット |
| 4: 第3洗浄機 | 13: 乾燥状態膜厚測定機 | 25: プッシャーインデクサー |
| 7: 第2洗浄機 | | 26: 膜厚測定器 |

本発明に係る半導体基板処理装置の平面構成

【図12】

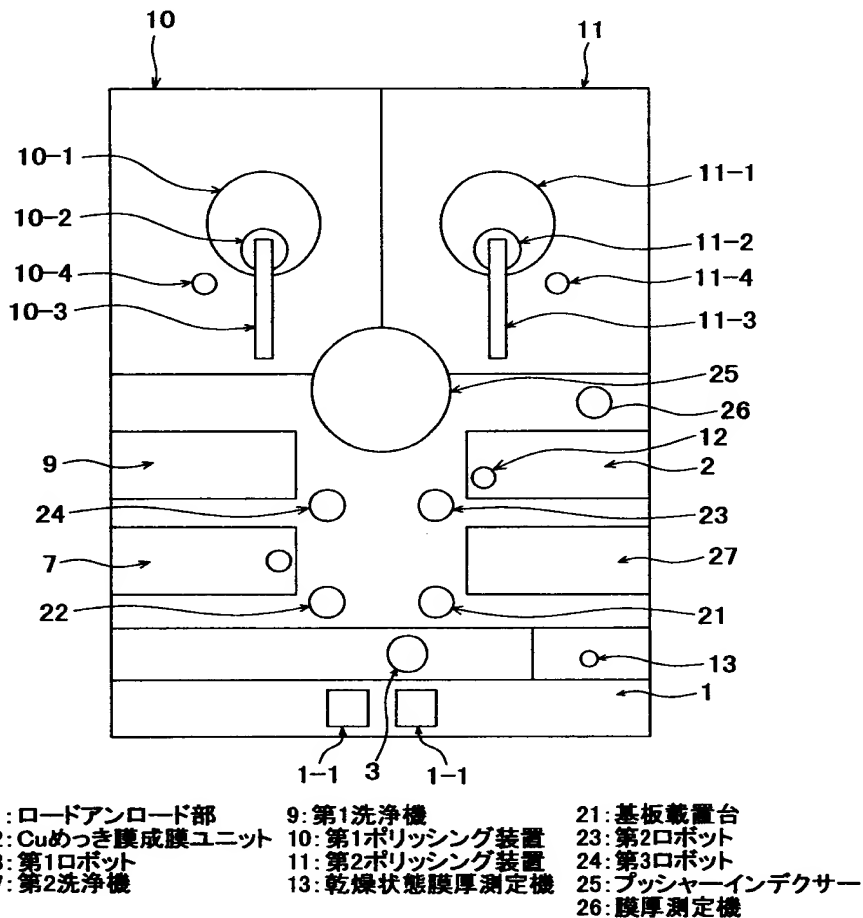


- 1: ロードアンロード部
- 2: Cuめっき膜成膜ユニット
- 3: 第1ロボット
- 5: 反転機
- 6: 反転機
- 7: 第2洗浄機

- 8: 第2ロボット
- 9: 第1洗浄機
- 10: 第1ポリッシング装置
- 11: 第2ポリッシング装置
- 12: めっき前後膜厚測定機
- 13: 乾燥状態膜厚測定機
- 27: シード層成膜ユニット

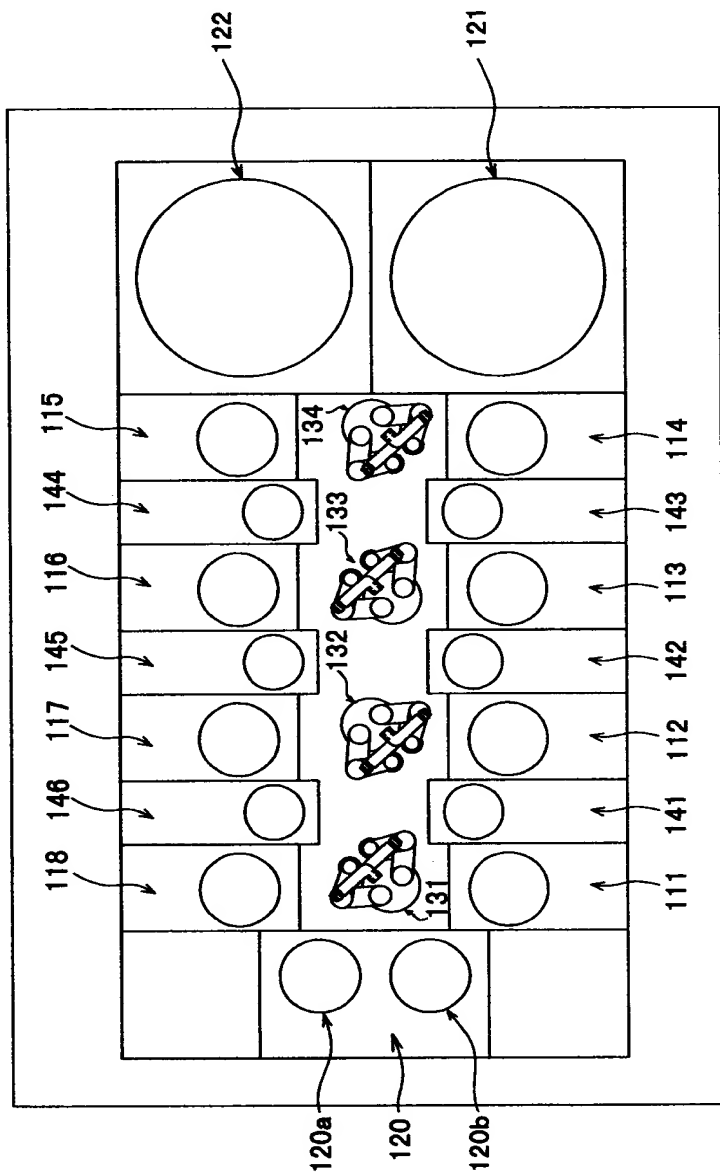
本発明に係る半導体基板処理装置の平面構成

【図13】

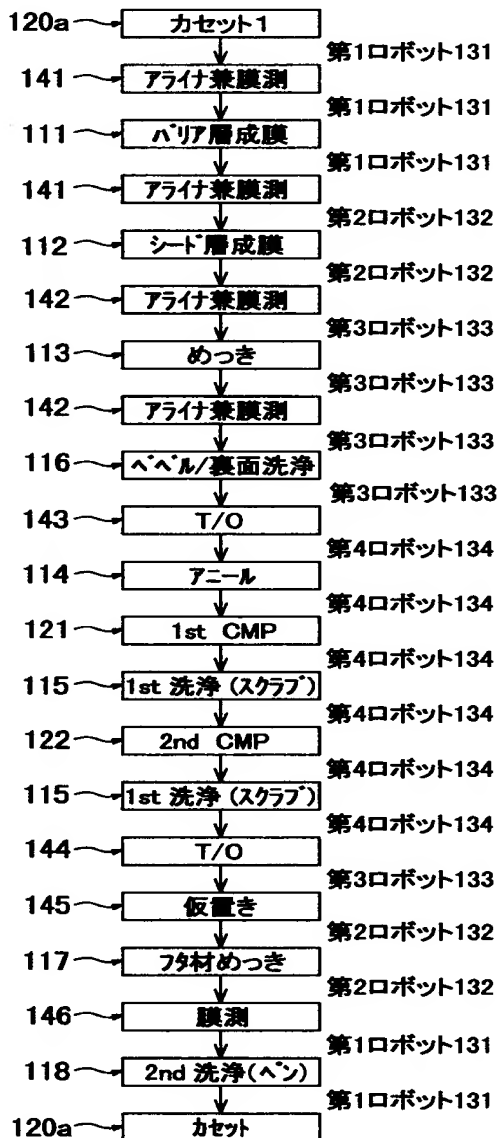


本発明に係る半導体基板処理装置の平面構成

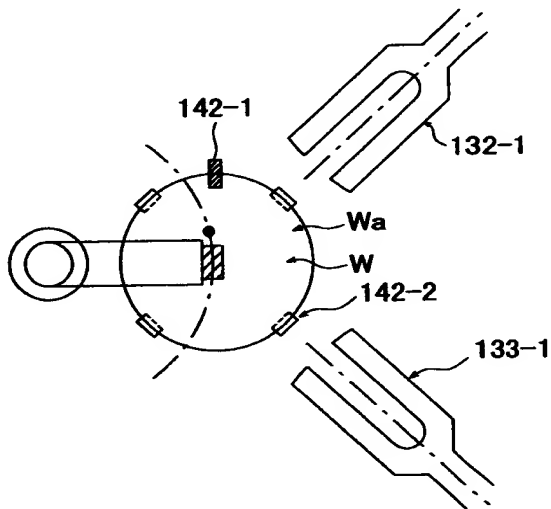
【図14】



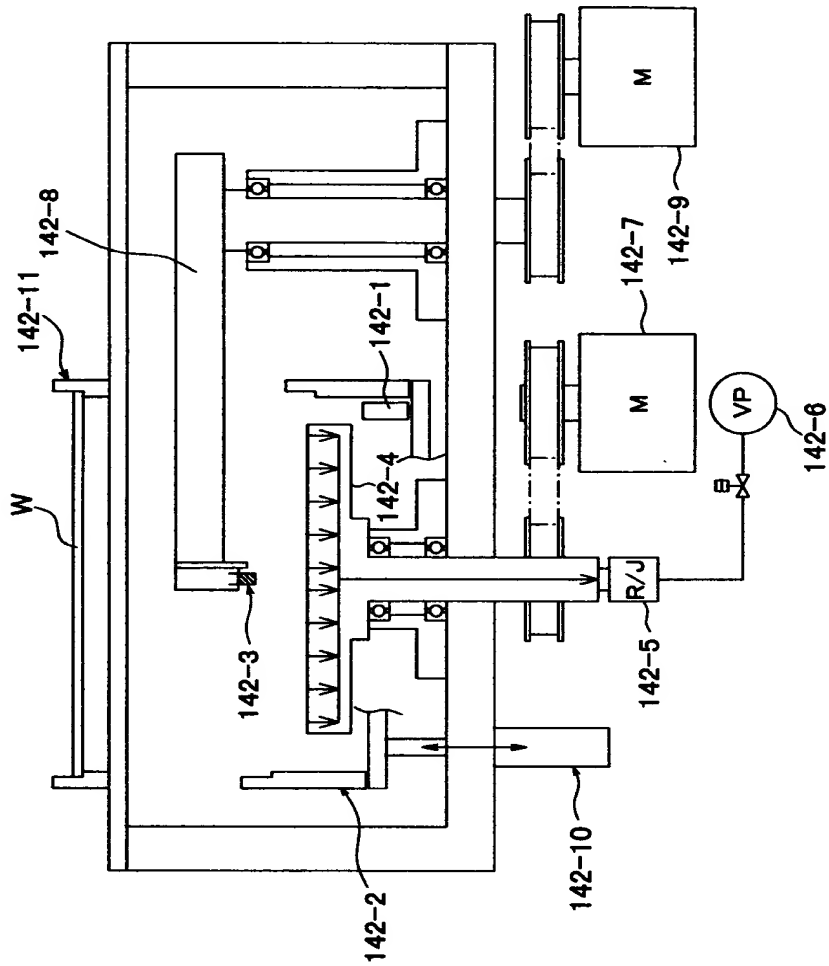
【図 1 5】



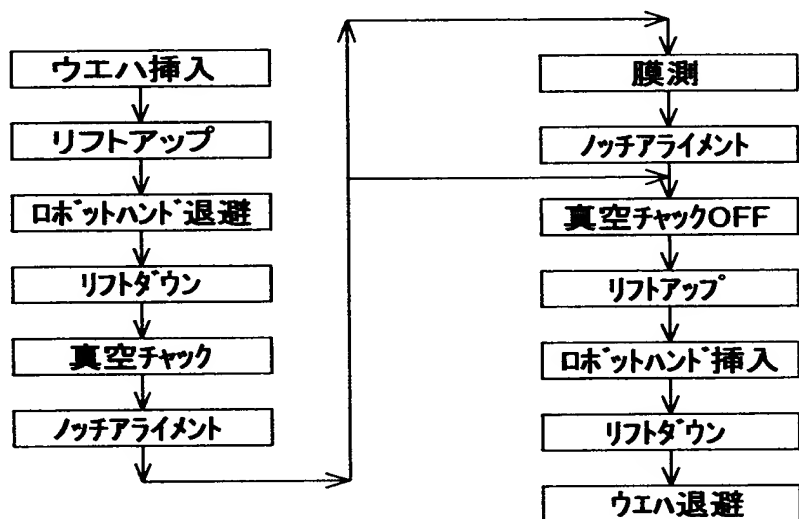
【図 1 6】



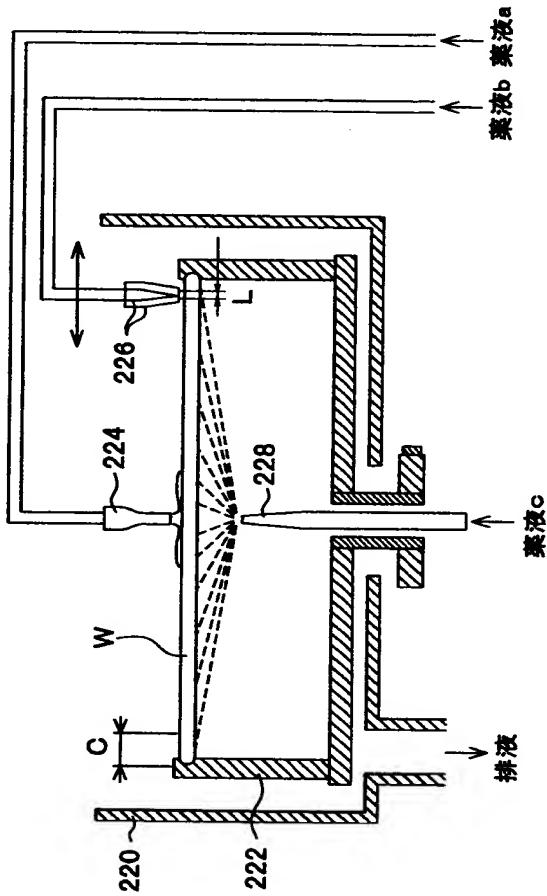
【図 17】



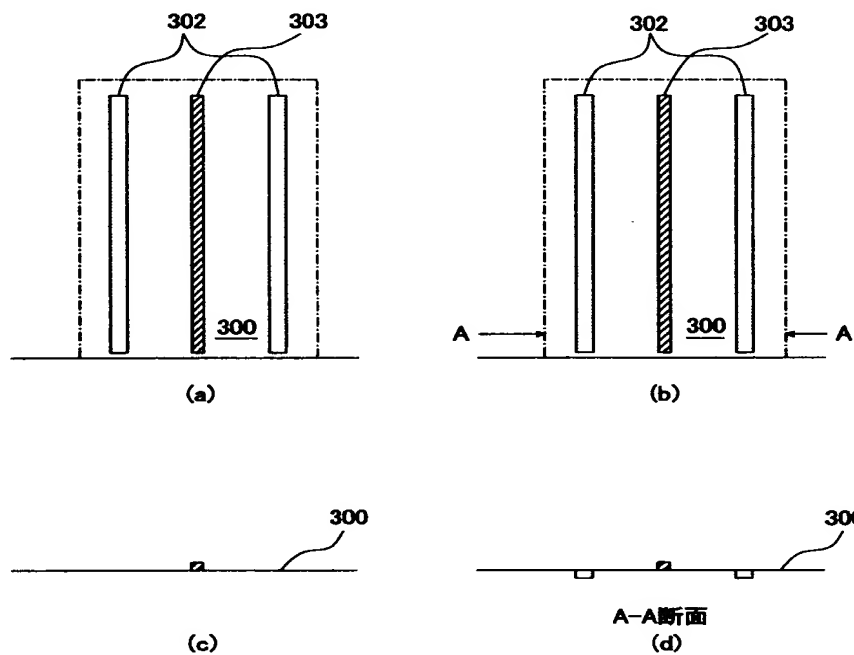
【図 1 8】



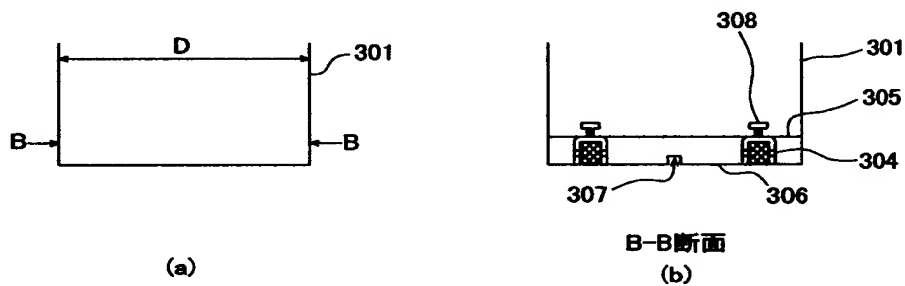
【図 1 9】



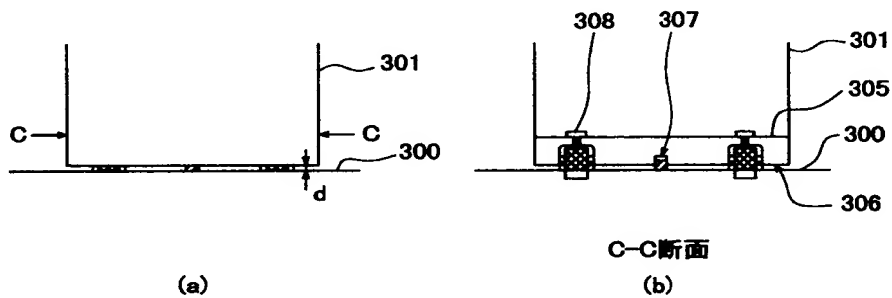
【図 2 0】



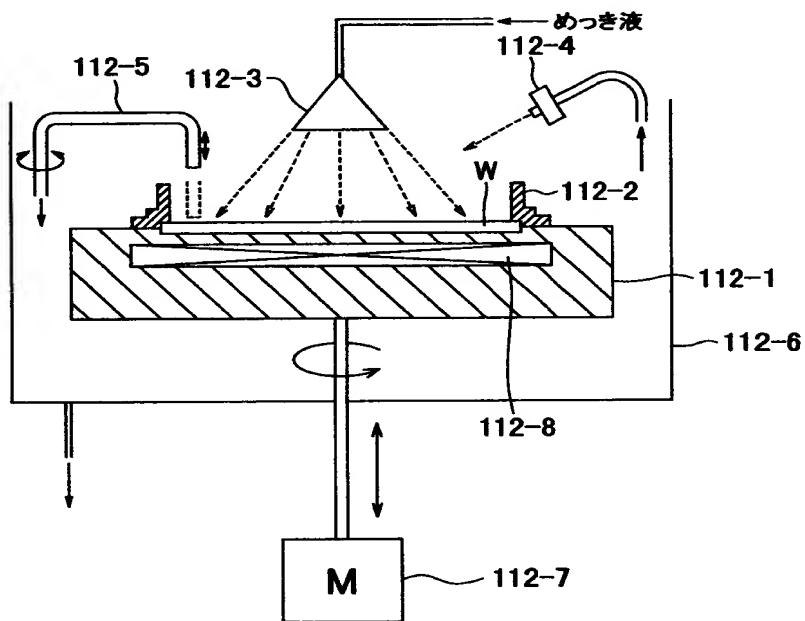
【図 2 1】



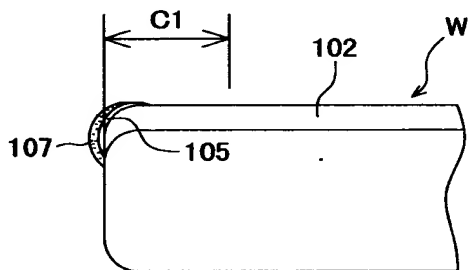
【図22】



【図23】



【図 2 4】



【書類名】 要約書

【要約】

【課題】 装置のイニシャルコスト、ランニングコストを低くでき、広い設置スペースを必要とせず、短い処理時間で回路配線を形成できる半導体基板処理装置及び処理方法を提供すること。

【解決手段】 表面に配線パターン用の溝及び／穴が形成されその上にバリア層及び給電シード層が順次形成された半導体基板を乾燥状態で搬出入するロードアンロード部 1、搬入された半導体基板に Cu めっき膜層を電解めっきで形成す Cu めっき膜成膜ユニット 2、Cu めっき膜層が形成された半導体基板の該溝及び／穴に充填された部分を残して金属めっき膜層、給電シード層及びバリア層を研磨除去するポリッシング装置 10、11、各層が除去された半導体基板を洗浄し乾燥させる第 1、第 2、第 3 洗浄機 9、7、4 と、半導体基板を各部間を移送する第 1、第 2 ロボット 3、8 を具備する基板処理装置。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願2000-312695
受付番号	50001323134
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年11月27日

<認定情報・付加情報>

【提出日】	平成12年10月12日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000000239]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都大田区羽田旭町11番1号
氏 名	株式会社荏原製作所

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 神奈川県川崎市幸区堀川町72番地
氏 名 株式会社東芝